

Tarih:



T.C. Afyon Kocatepe Üniversitesi
Teknoloji Fakültesi
Mekatronik Mühendisliği Bölümü
Elektronik II Dersi
Deney Föyü

Dr. Öğr. Üyesi Murat Alçın
Arş. Gör. Hatice Turna

(Deney föyü 20.02.2025 tarihinde güncellenmiştir.)

2025-2026 Eğitim Öğretim Yılı
Bahar Dönemi
Elektronik II

Tarih:



DENEYLER VE MALZEME LİSTESİ

Deney No	Tarihler	Deney Adı	Deneye Ait Malzemeler	Quiz Başlangıç	Deney Süresi
Deney 1	17.03.2025	Transistörlerin iletim-kesim durumu ve kutuplanması	4 adet direnç (değerleri hesaplanacaktır) · 1 adet BC108B transistör	Grup 1-12:50 Grup 2-14:10	Grup 1: 13:10-14:00 (50dk) Grup 2: 14:30-15:20 (50 dk)
Deney 2	24.03.2025	BJT Transistörlerin Yükselteç olarak kullanılması	BJT = 2N2222A R1 = 660 k Ω R2 = 2.2 k Ω R3= 1 k Ω R4= 100 k Ω C = 4.7 μ F (2 Adet)	Grup 1-12:50 Grup 2-14:10	Grup 1: 13:10-14:00 (50dk) Grup 2: 14:30-15:20 (50 dk)
Deney 3	14.04.2025	Common Source MOSFET'li kuvvetlendiriciler	MOSFET = BS170 R1= 47 Ω R2= 100 k Ω (2 Adet) R3 = 330 Ω R4 =1 k Ω R5 = 10 k Ω C = 100 μ F (3 Adet) MOSFET = R1= 150 k Ω R2= 470 k Ω R3= 820 Ω R4= 10 k Ω C = 10 μ F (2 Adet)	Grup 1-12:50 Grup 2-14:10	Grup 1: 13:10-14:00 (50dk) Grup 2: 14:30-15:20 (50 dk)
Deney 4	21.04.2025	Eviren Tip Yükselteç Devresi/ Opamplar	UA741 Op-amp (2 adet) C1 = 1 μ F (3 adet) C2 = 1 nF R1 = 10 k Ω (4 adet) R2 = 100 k Ω R3 = 1 k Ω R4= 22 k Ω R5 = 6.6 k Ω	Grup 1-12:50 Grup 2-14:00	Grup 1: 13:10-13:50 (40dk) Grup 2: 14:20-15:00 (40 dk)
Deney 5	28.04.2025	Deney 5: Evirmeyen Tip Yükselteç Devresi/ Opamplar	UA741 Op-amp (2 adet) C1 = 1 μ F (3 adet) C2 = 1 nF R1 = 10 k Ω (4 adet) R2 = 100 k Ω R3 = 1 k Ω R4= 22 k Ω R5 = 6.6 k Ω	Grup 1-12:50 Grup 2-14:00	Grup 1: 13:10-13:50 (40dk) Grup 2: 14:20-15:00 (40 dk)
Deney 6	5.05.2025	Türev Alıcı Devre / Opamplar	UA741 Op-amp (2 adet) C1 = 10 nF (2 adet) R1 = 100 k Ω R2 = 10 k Ω (4 adet) R3 = 1 k Ω	Grup 1-12:50 Grup 2-14:00	Grup 1: 13:10-13:50 (40dk) Grup 2: 14:20-15:00 (40 dk)
Deney 7	12.05.2025	İntegral Alıcı Devre / Opamplar	UA741 Op-amp (2 adet) C1 = 10 nF (2 adet) R1 = 100 k Ω R2 = 10 k Ω (4 adet) R3 = 1 k Ω	Grup 1-12:50 Grup 2-14:00	Grup 1: 13:10-13:50 (40dk) Grup 2: 14:20-15:00 (40 dk)

2025-2026 Eğitim Öğretim Yılı
Bahar Dönemi
Elektronik II

Tarih:



Deney 1: Transistörlerin iletim-kesim durumu ve kutuplanması

Deneyin Amacı: Kırpıcı Devrelerin çalışma prensibini anlamak

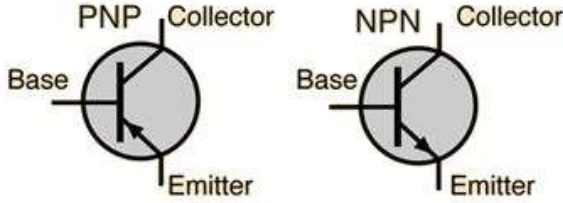
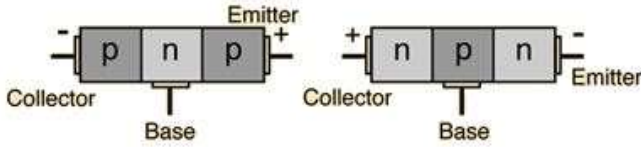
Deneyde Kullanılacak Malzemeler:

- **Multimetre**
- **Breadboard**
- **Çeşitli Dirençler**
- 4 adet direnç (değerleri hesaplanacaktır)
- 1 adet BC108B transistör
- **Bağlantı Kabloları**
- **Osiloskop**
- **Frekans Jeneratörü**

Ön Çalışma: Ön bilgiyi okuyunuz ve deney için gerekli direnç hesaplarını yapınız.

Ön Bilgi:

Transistör küçük sinyalleri yükseltmek veya anahtarlama için kullanılan bir yarıiletken devre elemanıdır. Ya iki n- tipi, bir p- tipi yarıiletken tabakasından ya da iki p- tipi, bir n- tipi yarı iletken tabakadan oluşur. (NPN-PNP) Endüstrinin en temel yarı iletkeni BJT (Bipolar Jonksion Transistör) dür. Transistörler üç kutba sahiptir. **Emitter (E), Collector (C), Base(B)**



Baseden Emitter küçük bir tetikleme akımı verilir. Bu akım ön gerilme sağlayarak boşaltılmış bölgenin genişliğini azaltır. Transistör iletime geçer. Bu durumda transistör aktif bölgededir.

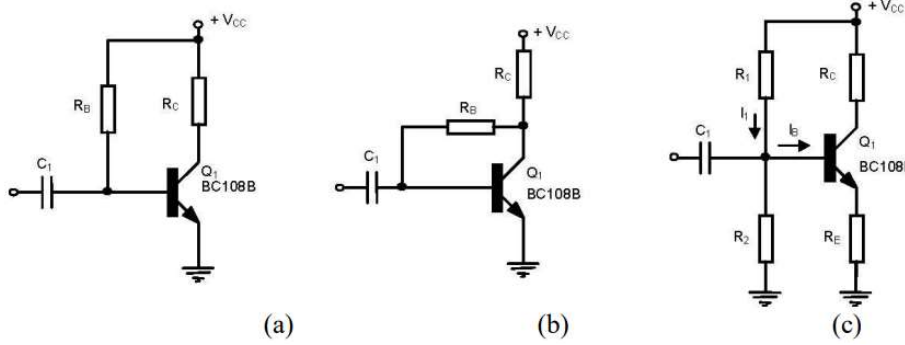
Base- Emitter ön gerilmesi(tetikleme) verilmediğinde ise;

PNP transistörde p- den n- ye ileri ön gerilme oluşacağı için boşaltılmış bölge(depletion region) genişliği azalır

ve iletim sağlanır. Ancak n-den p- ye (-'den +'ya) ters ön gerilme oluşacağı için bu da depletion bölgesinin genişlemesine sebep olur ve transistör yalıtıma geçer.

Base akımı olmadan emitter ve collectordan akım akmaz, bu durumda transistör kesimdedir. Transistör çalışması için uygulanan DC gerilim, gerilim bölücü dirençler vasıtası ile farklı genliklerde elde edilerek transistör uçlarına uygulanmasına transistörün polarmalandırılması (kutuplandırılması) denir.

Tarih:



Şekil 1. (a) Base Polarlama Devresi (b) Collector geri beslemeli Polarlama Devresi (c) Gerilim Bölücülü Polarlama Devresi

$$I_C = I_E + I_B \quad (\text{Kirchoff Akım Kanunu})$$

(a)'da R_B ve R_C üzerinden çevre akım yazılırsa;

$$I_B = \frac{V_{CC} - V_{BE}}{R_B} \quad \text{ve} \quad I_C = \frac{V_{CC} - V_{CE}}{R_C} \quad \text{akımı elde edilir.}$$

Kolektör ve emiter ile base akımı arasında şöyle bir ilişki vardır; ($\beta = \text{akım kazancı}$)

$$I_C = \beta \cdot I_B$$

$$I_E = (\beta + 1) \cdot I_B$$

Sıcaklık değişimine karşı DC çalışma kararlılığını arttırmak için devreye emiter direnci eklenir. Böylece Base akımı (I_B) sıcaklıkla azalır ve dolayısıyla β sıcaklıkla artarken kolektör akımını (I_C) sıcaklıktan bağımsız hale getirir. Devre (c) de verilmiştir. Bu durumda ;

$$R_B = \frac{R_1 \cdot R_2}{R_1 + R_2}$$

$$R_E = \frac{V_{EQ}}{I_{EQ}} = \frac{V_{EQ}}{I_{CQ}}$$

$$R_C = \frac{V_{CC} - V_{CEQ} - V_{EQ}}{I_{CQ}}$$

$$R_1 = \beta \cdot \frac{V_{CC} - V_{EQ} - V_{BE}}{10 \cdot I_{CQ}}$$

$$R_2 = \beta \cdot \frac{V_{EQ} + V_{BE}}{10 \cdot I_{CQ}}$$

Elde edilir. Bu polarlama ile transistör voltaj ve akım değerleri, sıcaklık ve transistör parametrelerinden bağımsızlaştırılmış ve dirençler ile elde edilebilir hale getirilmiştir.

Deney Adımları

1. Şekil 1.(a)'yı breadboard üzerine kurunuz.
2. Gerekli R_B ve R_C değerlerini hesaplayınız. ($V_{CEQ} = 6 \text{ Volt}$, $I_{CQ} = 1 \text{ mA}$, $\beta = 200$)

Tarih:



Bulunan direnç değerlerine yakın standart direnç değerleri kullanınız.

3. Multimetre yardımı ile V_{BE} ve V_{CE} gerilimlerini ve I_C , I_B ve I_E akımlarını ölçünüz.

V_{BE} (V)	V_{CE} (V)	I_B (mA)	I_C (mA)	I_E (mA)

Tablo 1

4. Elde ettiğiniz akım değerleri ile gerçek akım yükseltme faktörünü bulunuz. $\beta =$

.....

5. $V_{CC} = 12 \text{ Volt}$, $V_{CEQ} = 5.5 \text{ Volt}$, $I_{CQ} = 1 \text{ mA}$, $V_{EQ} = 1 \text{ V}$ değerleri için Şekil 1(c) 'de ki devre dirençlerini hesaplayınız.

$R_1 = \dots\dots\dots$ $R_2 = \dots\dots\dots$ $R_C = \dots\dots\dots$ $R_E = \dots\dots\dots$

Bu direnç değerleri ile devreyi kurunuz. 3. Ve 4. Basamakları (c) devresi tekrar ediniz, istenilen değerleri elde ediniz.

V_{BE} (V)	V_{CE} (V)	I_B (mA)	I_C (mA)	I_E (mA)

Tablo 2

$\beta = \dots\dots\dots$

Tarih:



Afyon Kocatepe Üniversitesi
Teknoloji Fakültesi
Mekatronik Mühendisliği
Elektronik II
Deney 1 Raporu

DENEYİ YAPAN:

Numara

Adı-Soyadı

E-mail

İmza

1. Deneyde elde edilen tüm verilere yer veriniz.
2. Deneyden anladıklarınızı kısaca bahsediniz.

2025-2026 Eğitim Öğretim Yılı
Bahar Dönemi
Elektronik II

Tarih:



Deney 2: BJT Transistörlerin Yükselteç olarak kullanılması

Deneyin Amacı: Transistörlerin yükselteç olarak kullanımı, çalışma prensibinin incelenmesi.

Deneyde Kullanılacak Malzemeler:

- **Multimetre**
- **Breadboard**
- **Çeşitli Dirençler**
- BJT = 2N2222A
- $V_i = 500 \text{ mV-VPP}$, 2 kHz, Sinüs Dalga
- $V_{CC} = 15 \text{ V}$
- $R_1 = 660 \text{ k}$
- $R_C = 2.2 \text{ k}$
- $R_E = 1 \text{ k}$
- $R_L = 100 \text{ k}$
- $C_{IN} = 4.7 \mu\text{F}$
- $C_O = 4.7 \mu\text{F}$
- **Bağlantı Kabloları**
- **Osiloskop**
- **Frekans Jeneratörü**

Ön Çalışma: Ön bilgiyi okuyunuz ve BJT küçük sinyal analizi ile ilgili araştırma gerçekleştiriniz. Deneye gelmeden önce deneyde istenen değerleri hesaplayınız.

Ön Bilgi:

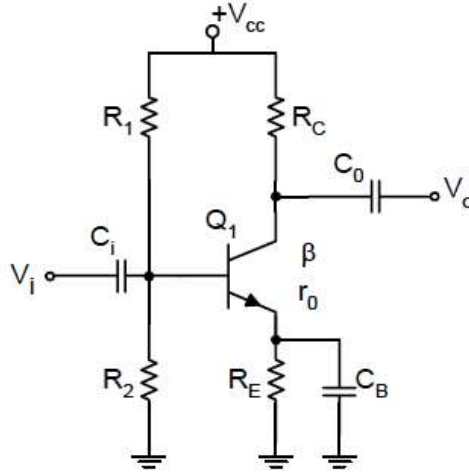
Bileşim yüzeyli transistörlerin (BJT) normal çalışmasını (yükseltme işlemi) gerçekleştirmesi için DC polarlama devrelerine ihtiyaç duyar. Transistörlerin genellikle yükselteç olarak kullanılırlar. Amaç, girişe verilen AC sinyalin, genlik, akım veya güç yönünden yükseltilerek çıkıştan alınmasıdır. Bu işlemler sırasında giriş sinyalinin genel dalga şekli ve frekansı çıkışta sabit kalmalıdır. Uygulamada mümkün değildir. Hata oranını minimuma düşürmek için ise tasarlanan devre uygun şartlarda kullanılmalıdır.

BJT'ler, farklı yapıda polarlama devrelerine sahip olabilirler ve birçoğu yükselteç olarak etkindirler. Yükselteç devreleri genel olarak küçük ve büyük sinyal yükselteçleri olarak değerlendirilebilir. Kullanılan sinyaller ve sinyal özellikleri, yükseltecin hangi tipte olduğunun belirticidir. Transistörün çalışma noktası, karakteristik eğrisi üzerinde bulunan yük eğrisinin orta noktasında seçilmiş ise, bu devre küçük sinyal yükselteci olarak adlandırılır. Küçük sinyal analizinde iki analiz yöntemi vardır; (a) transistörün r_e modelinin analiz yöntemi, (b) melez modelinin kullanıldığı analiz yöntemi. Bu iki yöntem birbiri cinsinden ifade edilebilir.

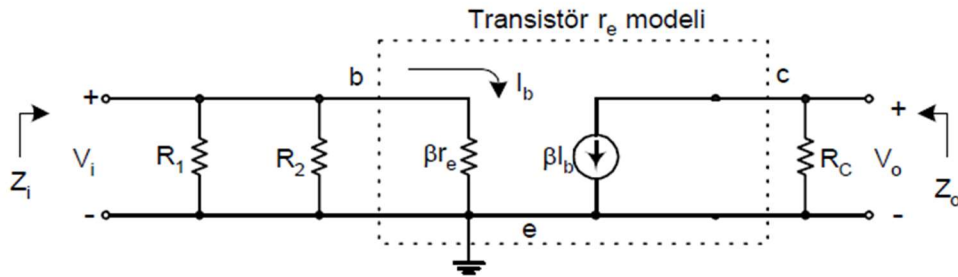
Gerilim Bölücü ile Öngerilimleme

Şekil-2.1'de görülen yükselteç devresinin, AC eşdeğer devresi Şekil-2.2'de gösterilmiştir.

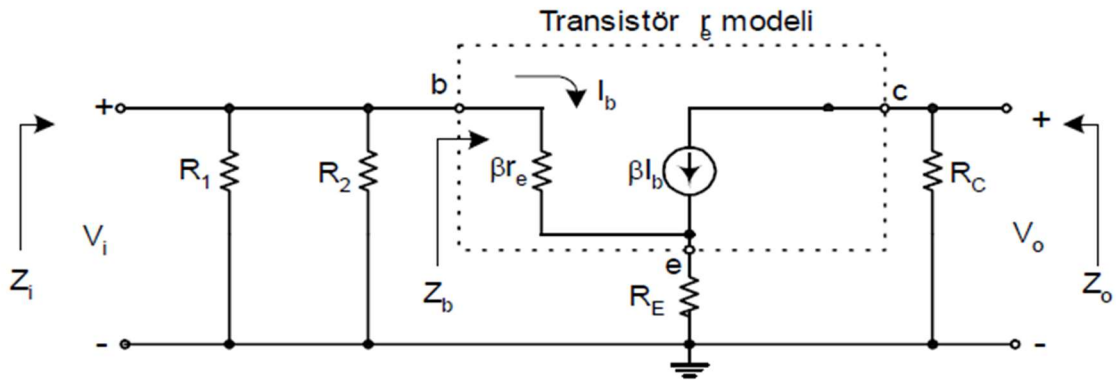
Tarih:



Şekil-2.1: Transistörlü yükselteç devresi



Şekil-2.2 : Transistörlü Yükseltecin Küçük Sinyal Modeli



Şekil-2.3 : CB Kondansatörü Kullanılmadığı Durumda Yükseltecin Küçük Sinyal Modeli

Yük ve Kaynak Giriş Dirençlerinin Sistem Kazancına Etkisi

Yükselteçler kullanılırken, giriş sinyalini sağlayan bir kaynağa ve çıkış voltajının kullanılacağı bir yüke ihtiyaç vardır. Örneğin giriş sinyal kaynağı olarak, bir mikrofonun çıkışı veya herhangi bir sensör çıkışı, çıkış yükü olarak da bir hoparlör veya başka bir devrenin giriş empedansı kullanılıyor olabilir. Giriş sinyal kaynağının bir iç direnci vardır ve bu direnç devrenin kazancına

2025-2026 Eğitim Öğretim Yılı

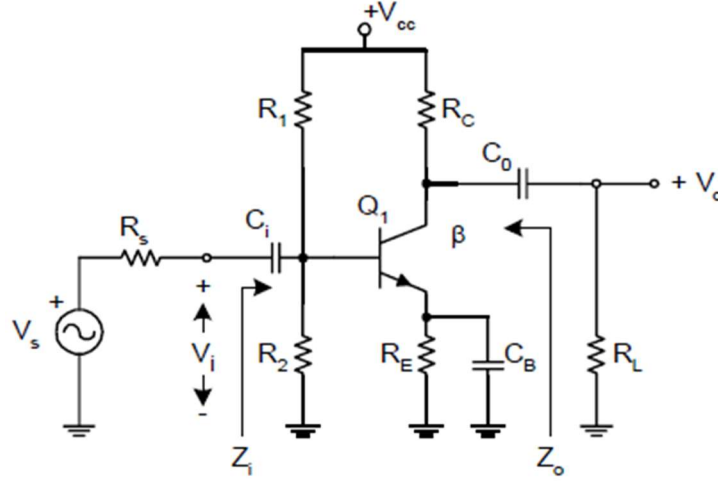
Bahar Dönemi

Elektronik II

Tarih:

etki eder. Yine yük olarak bağlanan elemanın veya devrenin giriş empedansı da yukarıda bulunan yüksüz kazançlara negatif yönde etki edecektir.

Giriş kaynağı ve yük direnci bağlanmış yükselteç devresi Şekil-2.4'te görülmektedir. Burada V_s giriş sinyal kaynağı voltajı, R_s iç direnci (giriş sinyal kaynağının çıkış empedansı), R_L ise yük devresinin giriş empedansıdır.



Şekil-2.4 : Giriş sinyal kaynağı ve yük direnci bağlanmış yükselteç devresi ($\beta=200$)

Şekil-2.4'te görülen yükselteç devresi için voltaj ve akım kazançlarını tekrar yazarsak,

$$A_V = \frac{V_o}{V_i} = \frac{R_L A_{VNL}}{R_L + Z_o}$$

$$A_{V_s} = \frac{V_o}{V_s} = \frac{Z_i}{Z_i + R_s} \frac{R_L}{R_L + Z_o} A_{VNL}$$

$$A_i = A_{i_s} = \frac{i_o}{i_i} = \frac{i_o}{i_s} = -A_V \frac{Z_i}{R_L} = -A_{V_s} \frac{R_s + Z_i}{R_L}$$

olarak bulunur. Burada, A_{VNL} , Z_i ve Z_o sırası ile Şekil-2.2 ve Şekil-2.3 için bulunan yüksüz voltaj kazancı, giriş empedansı ve çıkış empedansıdır. A_V , Şekil-2.4'te görülen devrenin yüklü girişten çıkışa voltaj kazancı, A_{V_s} aynı devre için yüklü sinyal kaynağından çıkışa olan voltaj kazancı ve $A_i = A_{i_s}$ ise girişe bağlanan kaynaktan yüke olan akım kazancını verir. Bütün bu değerler devrenin kazancının frekans değişiminden etkilenmediği orta frekans bandı için geçerlidir.

Tarih:

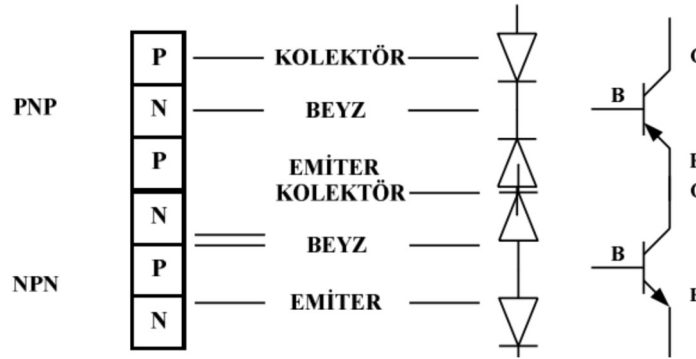


BJT Yapısı

İki P tipi madde arasına N tipi madde veya iki N tipi madde arasına P tipi madde konularak elde edilen elektronik devre BJT denir. Transistorlar, kullanım amacına göre 3 çeşittir:

- Anahtarlama Devre Transistörler
- Osilatör Devre Transistörler
- Amplifikatör Devre Transistörler

BJT uçları emiter, beyz, kolektör olarak isimlendirilir. BJT'lerin yapısı şekil 5.1'de verilmektedir.



Şekil 2.5 Transistör Yapısı

EMİTER: Yayan, dağıtan anlamındadır. En fazla negatif olan uçudur.

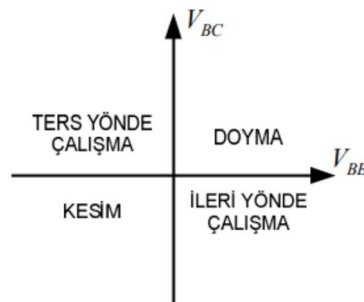
BEYZ: Taban anlamındadır. Bu ucun gerilim emitere göre 0.7 V daha pozitifdir.

KOLEKTÖR: Toplayan anlamındadır. Emitöre göre daha pozitifdir.

Temel olarak bu uçların çalışmaları, beyz ucuna küçük bir beyz akımı akmaktadır. Kolektör çok daha fazla akım çekmektedir. Buna bağlı olarak beyz ve kolektör akımları emiter üzerinden dışarı akmaktadır. Bu noktadan anlaşılacağı gibi BJT akım kontrol elemanıdır.

BJT'lerin Çalışma Bölgeleri

Bir NPN bipolar jonksiyonlu transistorun sahip olabileceği 4 farklı çalışma rejimine sahiptir. (şekil 2.6)



Şekil 2.6

Tarih:



AKTİF BÖLGE: NPN bir transistorun kolektörü pozitif, emitörü kolektöre göre negatif ve beyz emitöre göre pozitif olduğu zaman aktif bölgede çalışır. Aktif bölgede kolektör akımı I_C kolektör geriliminden bağımsızdır. Kolektör voltajı VCC değiştirilirse I_C akımı değişmez. I_C akımı I_B akımına bağlı olarak değişir. ($I_C = h_{FE} \times I_B$) VCE voltajı VCC voltajının yarısı civarında ya da VCC'den küçük, 1-2 volttan büyüktür. Kuvvetlendirici olarak kullanıldığı uygulamalarda transistor bu şekilde kutuplanır.

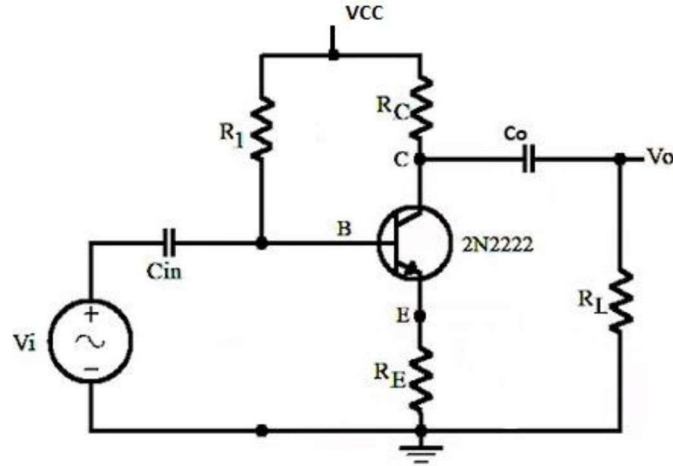
DOYUM (Saturation) BÖLGESİ: Emitör ve kolektör voltajları birbirine çok yaklaştığında transistor doyum bölgesine geçer. (Burada bazen C-B arası düz bayasta olabilir) Doyum bölgesinde I_C akımı artık en büyük değere ulaşmıştır. I_B tarafından kontrol edilemez hale gelir. VCE voltajı çok küçüldür. Transistor hızla ısınarak bozulabilir. Bu nedenle transistorlar özellikle doyum bölgesinde uzun süre çalıştırılmamalıdır.

KESİM (Cut-Off) BÖLGESİ: Beyz ve emitör arası ters biaslandığı zaman yada beyz ve emitör arası voltaj transistorun VBE açma voltajına eşit yada küçük olduğu zaman transistor artık kesim bölgesindedir. Bu durumda VCC voltajı ne olursa olsun I_C akımı akmaz. VCE voltajı VCC voltajına eşit olur. Kesim bölgesindeki transistorun çeşitli elektronik devrelerde uygulaması vardır.

Deney Adımları

Not: İşlem basamaklarında yapacağınız voltaj ölçümlerini osiloskop ile yapınız. Osiloskopta voltaj ölçümü yaparken bütün voltaj değerlerini tepeden-tepeye (peak to peak) voltaj değerleri olarak alınız.

1. Deney bağlantı şemasında (şekil 2.7) verilen devresi uygun elemanlarla kurunuz.



Şekil 2.7 BJT'Yükselteç Devresi

2. Osiloskop bağlantılarını uygun şekilde yapınız. Osiloskobun CH1 girişini Vi uçlarına, CH2 girişini Vo uçlarına bağlayınız.
3. Devreye enerji uygulayın ve osiloskopta elde ettiğiniz sinyal şekillerini ölçekli olarak grafik alanına çiziniz veya osiloskop görüntüsünü okunaklı olacak şekilde çekiniz.

Tarih:



(Osiloskopta ölçüm yaptığınız her kanalın Volt/DIV kademelerini ve Time/DIV kademesini not alınız.)

4. IC akımını ve VCE gerilimini ölçünüz.
5. Deney sonuçlarınızı öğretim elemanına onaylatın ve deneyi sonlandırın.

IC	VCE

Tarih:



Afyon Kocatepe Üniversitesi
Teknoloji Fakültesi
Mekatronik Mühendisliği
Elektronik II
Deney 2 Raporu

DENEYİ YAPAN:

Numara

Adı-Soyadı

E-mail

İmza

1. Deneyde elde edilen tüm verilere yer veriniz.
2. Bipolar transistörlerin çalışma bölgeleri hakkında bilgi verin.
3. NPN veya PNP bir transistörün ayak bağlantıları bilinmiyorsa, bu ayaklar avometre ile nasıl bulunur anlatınız ve benzer şekilde sağlamlık kontrolü nasıl yapılır anlatınız.
4. Deney bağlantı şeması için $\beta=200$, $V_{BE} = 0.65$ V, $V_t= 25$ mV olarak,
 - a. DC analiz ile I_c akımı ve V_{CE} akımını hesaplayarak deney sonuçları ile karşılaştırınız.
 - b. AC analiz ile $A_v = V_o / V_{in}$ voltaj kazancını hesaplayınız.
5. Deneyin amacını ve çıkarımlarını açıklayınız.

2025-2026 Eğitim Öğretim Yılı
Bahar Dönemi
Elektronik II

Tarih:



Deney 3: Common Source MOSFET'li kuvvetlendiriciler

Deneyin Amacı: Mosfet kuvvetlendirici devresinde akım gerilim değişimi ve mosfeti görevini anlamak

Deneyde Kullanılacak Malzemeler:

- **Multimetre**
- **Breadboard**
- **Çeşitli Dirençler**
- **Bağlantı Kabloları**
- **Osiloskop**
- **Frekans Jeneratörü**
- **MOSFET= BS170**
- **V_{sig} = 20 mVpp**
- **V_{DD} = 10 V**
- **R_{sig} = 47 Ω**
- **C_{c1} = 100 μF**
- **R_{G1} = 100 kΩ**
- **R_{G2} = 100 kΩ**
- **R_D = 330 Ω**
- **R_S = 1 kΩ**
- **C_{c2} = 100 μF**
- **C_S = 100 μF**
- **R_L = 10 kΩ**

Ön Çalışma: Ön Bilgi ve deney adımlarını okuyunuz. Gerekli hesaplamaları gerçekleştiriniz.

DİKKAT: Mosfetler statik elektrikten etkilenir. Bacaklarınızda dokunmayınız.

Ön Bilgi:

Alan etkili tranzistörler (Field - effect transistor, FET) genel olarak metal oksit yarıiletken alan etkili tranzistörler (MOSFET) ve jonksiyonlu FET olmak üzere iki ana gruba ayrılırlar. Jonksiyonlu FET'ler de pn jonksiyonlu FET (JFET) ve metal yarıiletken alan etkili tranzistör (MESFET) olmak üzere iki gruba ayrılırlar. MOSFET'lerde NMOS ve PMOS'lar beraber kullanılarak (CMOS) çok küçük alanlara daha fazla tranzistör sığdırıldığından özellikle sayısal devrelerde MOSFET'ler kullanılır. Şekil 3.1'de N kanallı MOSFET'in yapısı gösterilmiştir. MOSFET'e herhangi bir gerilim uygulanmadığında kaynak ve akaç terminalleri arasında p tipi bölge vardır. Bu durumda teorikte akım sıfırdır. Eğer kapıya yeterince gerilim uygulanırsa ($V_{GS} > V_{TN}$) (taban ve kaynak toprağa bağlı) oluşan alan ile p tipi bölgedeki elektronlar kaynak ile akaç arasındaki kanalda birikirler. Burada V_T gerilimi MOSFET'in eşik gerilimidir (iletme geçmesi için kapı ucuna uygulanması gereken minimum gerilim). Böylece kaynak ve akaç bölgeleri n tipi kanal ile birbirlerine bağlanırlar ve kaynak ile akaç arasına bir gerilim uygulandığında kaynatan akaca doğru bir akım akar. Burada akım taşıyıcılar elektronlar olduğundan bu tip MOSFET n kanallı MOSFET veya kısaca NMOS olarak adlandırılır. NMOS'da akaç - kaynak geriliminin uygulanması ile elektronlar kaynaktan akaca doğru akarlar. Akan akımın değeri, kanaldaki taşıyıcı yoğunluğuna dolayısıyla da kapı gerilimine bağlıdır. Kapı bölgesi kaynak ve akaç arasındaki kanaldan oksit tabakası ile ayrıldığından teorik olarak

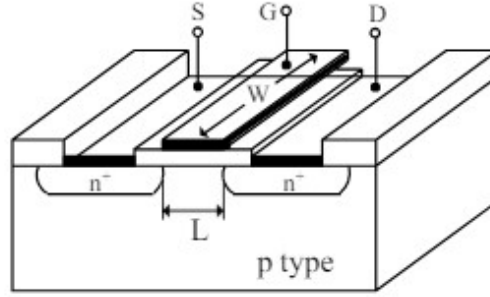
2025-2026 Eğitim Öğretim Yılı

Bahar Dönemi

Elektronik II

Tarih:

kapıdan akım akmaz. Benzer şekilde kanal ile taban da birbirinden fakirleşmiş bölge ile ayrıldığından tabana doğru da bir akım akmaz.



Şekil 3.1. n kanallı MOSFET yapısı

Eğer V_{GS} değeri NMOS'un eşik geriliminden küçük ise NMOS tıkamadadır ve akaçtan kaynağa bir akım akmaz ($I_D=0$).

Eğer V_{GS} gerilimi artırılır ve eşik gerilimini geçerse ($V_{GS} > V_{TN}$) MOSFET iletime 12 geçer ve akaçtan bir akım akar. V_{GS} gerilimi eşik gerilimine yakın değerlerinde kanalda toplanan elektron sayısı çok fazla olmadığından kanalın direnci hala yüksek olduğundan akaç akımı çok yüksek değildir ve $V_{DS} > V_{GS} - V_{TN}$ olduğundan MOSFET doyumdadır. Bu durumda akaç akımı,

$$I_{D(SAT)} = \frac{k_N}{2} (V_{GS} - V_{TN})^2 (1 + \lambda V_{DS})$$

Olur. k_N n kanallı MOSFET'in iletkenlik parametresi olup değer,

$$k_n = \mu_n C_{ox} \frac{W}{L}$$
 şeklindedir.

Burada μ_n ; elektronların hareket yeteneği, C_{ox} ; kapı bölgesindeki dielektriğin birim alanındaki kapasite (F/m^2), W ; kanalın genişliği (m) ve L ; kanalı boyudur (m). İletkenlik parametresinin birimi A/V^2 'dir. λ ise kanal boyu modülasyon parametresi olup değeri oldukça küçüktür ve genellikle sıfır alınır. Bu durumda doyum bölgesinde akaç akımı sadece V_{GS} değerine bağlı olur.

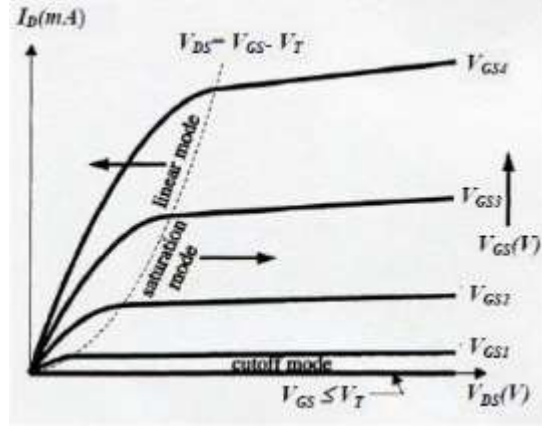
Eğer V_{GS} gerilimi daha artırılırsa $V_{DS} < V_{GS} - V_{TN}$ olur ve MOSFET lineer bölgeye geçer. Bu durumda akaç akımı,

$$I_{D(LIN)} = \frac{k_n}{2} [2(V_{GS} - V_{TN})V_{DS} - V_{DS}^2]$$

olarak hesaplanır.

Şekil 3.2'de n kanallı MOSFET'in akım gerilim karakteristiği gösterilmiştir.

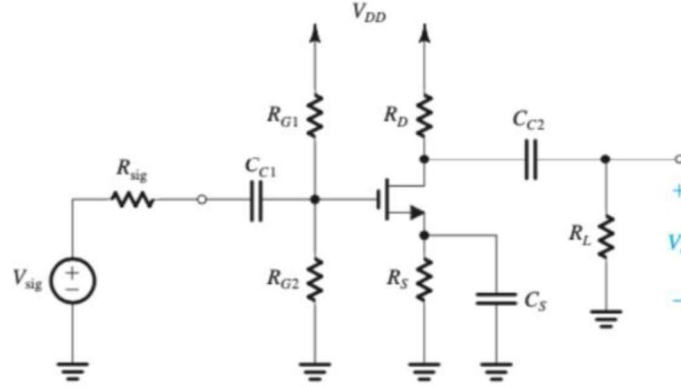
Tarih:



Şekil 3.2. n kanallı MOSFET akım gerilim karakteristiği

Deney Adımları

1. Şekil 3.3'de gösterilen n kanallı MOSFET'li ortak kaynaklı kuvvetlendirici devresini kurunuz.
2. Giriş sinyalini kanal 1'e çıkış sinyalini ise kanal 2'ye osiloskop üzerinde bağlayınız.
3. Osiloskopta elde ettiğiniz çıkış dalga şeklini elde ediniz. Elde edilen görüntülere raporda ilgili soruda yer veriniz.
(Verilen grafiklerin okunaklı olmasına, time/div ve Volt/div değerleri ile div ifadelerinin açık bir şekilde belirtmeye özen gösteriniz.)
4. Deney sonuçlarınızı öğretim elemanına onaylatın ve deneyi sonlandırın.



Şekil 3.3. n kanallı MOSFET ortak kaynaklı kuvvetlendirici

Tarih:



Afyon Kocatepe Üniversitesi

Teknoloji Fakültesi

Mekatronik Mühendisliği

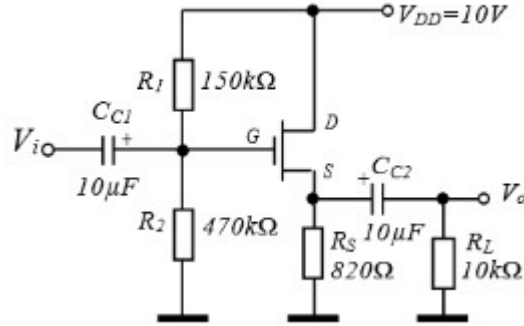
Elektronik II

Deney 3 Raporu

DENEYİ YAPAN:

Numara Adı-Soyadı E-mail İmza

1. Adım 2' de elde edilen osiloskop görüntülerine yer veriniz. Elle çizim kabul edilmeyecektir. Osiloskop görüntüsünde görüntüyü etkileyen tüm değerler okunaklı olmalıdır.
2. Şekil 3.3'de gösterilen n kanallı ortak kaynaklı devrenin küçük işaret gerilim kazancını hesaplayınız.
3. MOSFET'li kuvvetlendiriciler ile daha önce deneyi yaptırılan BJT'li kuvvetlendiriciler karşılaştırıldığında aralarında ne gibi farklar vardır? Nedenleri ile birlikte kısaca açıklayınız.
4. Şekil 3.4'de verilen ortak kaynaklı devreyi simülasyon programında kurunuz. Devrenin girişine tepeden tepeye değeri $100mV$ olan $10kHz$ 'lik sinüzoidal işaret uygulayınız. Giriş – çıkış sinyallerinin osiloskop görüntülerini ekleyiniz. Kazancını belirleyiniz.



Şekil 3.4. n kanallı MOSFET ortak kaynaklı kuvvetlendirici

Tarih:

Deney 4: Eviren Tip Yükselteç Devresi/ Opamplar

Deneyin Amacı:

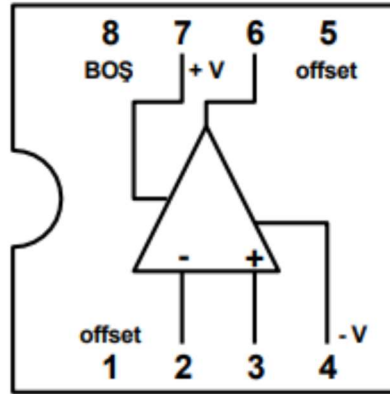
Deneyde Kullanılacak Malzemeler:

- **Multimetre**
- **Breadboard**
- **Çeşitli Dirençler**
- **Bağlantı Kabloları**
- **Osiloskop**
- **Frekans Jeneratörü**
- UA741 Op-amp
- **C1 = 1 μ F R1 = 10 k Ω R3 = 1 k Ω**
- **C2 = 1 μ F R2 = 100 k Ω R4 = 10 k Ω**

Ön Çalışma: Ön bilgiyi okuyunuz. İstenen hesaplamalar varsa yapınız.

Ön Bilgi:

İşlemsel yükselteçlerin temel özellikleri arasında, son derece yüksek gerilim kazancı, yüksek giriş direnci ve düşük çıkış direnci sayılabilir. İç devre yapısı tek bir yonga üzerine 1 ile 4 adet işlemsel yükselteç oluşturabilmek için, son derece küçük transistor ve devre elemanlarından oluşur. Bu devreler sadece BJT (bipolar junction transistor), JFET (junction field effect transistor) ya da MOSFET (metal oxide semiconductor FET) kullanılarak yapılabilir. Günümüzde yüksek giriş dirençleri nedeniyle JFET işlemsel yükselteçler yaygın olarak kullanılmaktadır. Piyasada en çok bulunan LM741 işlemsel yükselteçidir.



Şekil 4.1. LM741 İç yapısı ve bacak bağlantıları

İdeal işlemsel yükselteçlerin açık çevrim kazancı sonsuzdur. ($K = \infty$) Bant genişliği sonsuzdur. Gürültüsüzdür. Hem iki giriş arası hem de her girişle toprak arası direnç sonsuzdur ve çıkış direnci sıfırdır. Gerilim kaldırma kapasitesi sonsuzdur. Sıcaklıkla değişim göstermez. Ancak pratikte ideal yükselteç bulunmamaktadır.

İşlemsel kuvvetlendiriciler, en fazla kullanılan lineer entegre devreleridir. Basit gerilim kuvvetlendiricilerinden karmaşık devrelere kadar kullanılırlar. Opamplar, eviren ve evirmeyen kuvvetlendiriciler olmak üzere ikiye ayrılır. Kapalı çevrimde geri besleme direnci, negatif geri

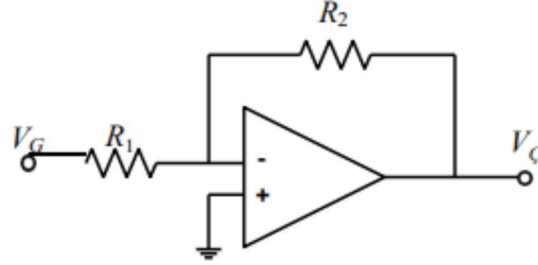
2025-2026 Eğitim Öğretim Yılı

Bahar Dönemi

Elektronik II

Tarih:

beslemeden dolayı, çıkış gerilimi ile giriş arasında fark alınır. Eviren ve Evirmeyen kuvvetlendiriciler geri besleme prensibini kullanarak kapalı çevrim gerilim kazancını kontrol eder. Şekil 4.2’de eviren işlemsel yükselteç devresi görülmekte ve kazancı şu şekilde hesaplanmaktadır.



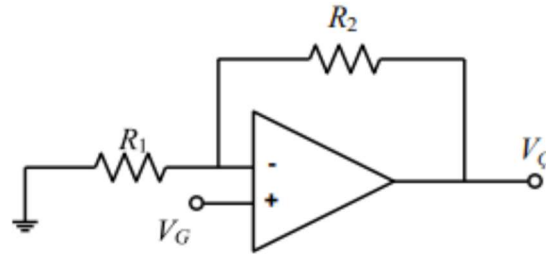
Şekil 4.2- Eviren İşlemsel Yükselteç

$$A_v = \frac{-R_2}{R_1} \quad : \text{ Gerilim Kazancı}$$

R_1 : Giriş Direnci

R_f / R_2 : Geri Besleme Direnci ve “-“ işareti faz terslemesi olduğunu gösterir.

Şekil 4.3’de evirmeyen kuvvetlendirici devresi görülmektedir. Giriş sinyali, işlemsel yükseltecin evirmeyen(+) girişine uygulanmıştır. Çıkış sinyali ile giriş sinyali arasında faz farkı bulunmaz.



Şekil 4.3- Evirmeyen İşlemsel Yükselteç

$$A_v = 1 + \frac{R_f}{R_1} \quad : \text{ Gerilim Kazancı}$$

OPAMP’larda oluşturulan ortak emiterli devrelerde de BJT’lerde olduğu gibi, giriş gerilimi çıkış gerilimine eşittir. Bu durumda kazanç daima 1’dir. Ancak OPAMP ile yapılan devreler, OPAMP’larda bulunan daha büyük giriş direnci ve daha küçük çıkış direncinden dolayı daha avantajlıdır.

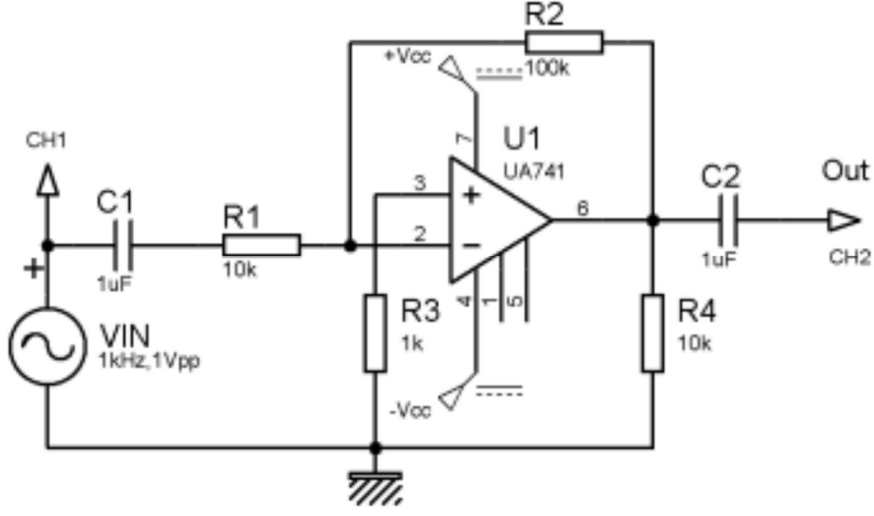
Deney Adımları

1. Şekil 4.4’de verilen devreyi kurunuz.

Tarih:



2. Osiloskop kullanarak, giriş V_s ve çıkış V_o 'ı aynı anda gözlemleyiniz. İşaret üreticinin çıkışını $1 V_{tepe}$ ve 1 KHz'e ayarlayınız. Osiloskopun 1. kanalını V_s ve 2. kanalını V_o a bağlayınız. $V_{cc} = 12 V$ olmalı.



Şekil 4.4: Eviren İşlemsel Yükselteç Devresi

3. Osiloskopta elde ettiğiniz çıkış dalga şeklini elde ediniz. Elde edilen görüntülere raporda ilgili soruda yer veriniz.
(Verilen grafiklerin okunaklı olmasına, time/div ve Volt/div değerleri ile div ifadelerinin açık bir şekilde belirtmeye özen gösteriniz.)
4. Deney sonuçlarınızı öğretim elemanına onaylatın ve deneyi sonlandırın.

Tarih:



Afyon Kocatepe Üniversitesi
Teknoloji Fakültesi
Mekatronik Mühendisliği
Elektronik II
Deney 4 Raporu

DENEYİ YAPAN:

Numara	Adı-Soyadı	E-mail	İmza
--------	------------	--------	------

1. Adım 2' de elde edilen osiloskop görüntülerine yer veriniz. Elle çizim kabul edilmeyecektir. Osiloskop görüntüsünde görüntüyü etkileyen tüm değerler okunaklı olmalıdır.
2. Eviren tip Op-Amp deney şemasında verilen devrede çıkış gerilimi $V_{out} = K \cdot V_{in}$ şeklinde ifade edilir. Burada K kazanç değerini belirleyen nedir araştırınız. Bulduğunuz kazançta göre çıkış geriliminin değerini hesaplayınız ve yaptığınız ölçümlerle karşılaştırınız.

2025-2026 Eğitim Öğretim Yılı
Bahar Dönemi
Elektronik II

Tarih:



Deney 5: Evirmeyen Tip Yükselteç Devresi/ Opamplar

Deneyin Amacı:

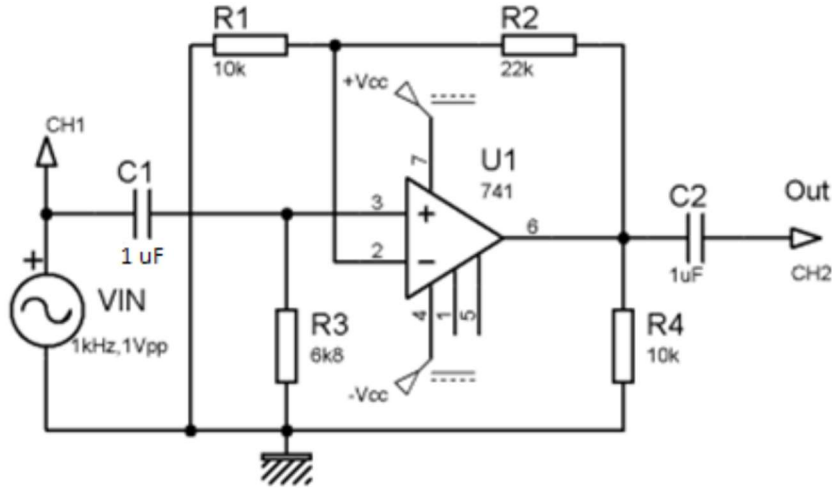
Deneyde Kullanılacak Malzemeler:

- Multimetre
- Breadboard
- Çeşitli Dirençler
- Bağlantı Kabloları
- Osiloskop
- Frekans Jeneratörü
- UA741 Op-amp
- $C1 = 1\mu F$ $R1 = 10 k\Omega$ $R3 = 6.6 k\Omega$
- $C2 = 1\mu F$ $R2 = 22 k\Omega$ $R4 = 10 k\Omega$

Ön Çalışma: 4. Deneyde ön bilgiyi okuyunuz. İstenen hesaplamalar varsa yapınız.

Deney Adımları

1. Şekil 5.1'de verilen devreyi kurunuz.
2. Osiloskop kullanarak, giriş V_s ve çıkış V_o 'ı aynı anda gözlemleyiniz. İşaret üreticinin çıkışını $1 V_{tepe}$ ve 1 KHz'e ayarlayınız. Osiloskopun 1. kanalını V_s ve 2. kanalını V_o 'a bağlayınız. $V_{cc} = 12 V$ olmalı.



Şekil 5.1: Evirmeyen İşlemsel Yükselteç Devresi

3. Osiloskopta elde ettiğiniz çıkış dalga şeklini elde ediniz. Elde edilen görüntülere raporda ilgili soruda yer veriniz.

(Verilen grafiklerin okunaklı olmasına, time/div ve Volt/div değerleri ile div ifadelerinin açık bir şekilde belirtmeye özen gösteriniz.)

3. Deney sonuçlarınızı öğretim elemanına onaylatın ve deneyi sonlandırın.

2025-2026 Eğitim Öğretim Yılı

Bahar Dönemi

Elektronik II

Tarih:



Afyon Kocatepe Üniversitesi
Teknoloji Fakültesi
Mekatronik Mühendisliği
Elektronik II
Deney 5 Raporu

DENEYİ YAPAN:

Numara	Adı-Soyadı	E-mail	İmza
--------	------------	--------	------

1. Adım 2' de elde edilen osiloskop görüntülerine yer veriniz. Elle çizim kabul edilmeyecektir. Osiloskop görüntüsünde görüntüyü etkileyen tüm değerler okunaklı olmalıdır.
2. Evirmeyen tip Op-Amp deney şemasında verilen devrede çıkış gerilimi $V_{out} = K \cdot V_{in}$ şeklinde ifade edilir. Burada K kazanç değerini belirleyen nedir araştırınız. Bulduğunuz kazançta göre çıkış geriliminin değerini hesaplayınız ve yaptığınız ölçümlerle karşılaştırınız.

2025-2026 Eğitim Öğretim Yılı
Bahar Dönemi
Elektronik II

Tarih:

Deney 6: Türev Alıcı Devre / Opamplar

Deneyin Amacı: Türev alma fonksiyonunu gerçekleştiren yükselteç devresinin çalışmasını incelemek.

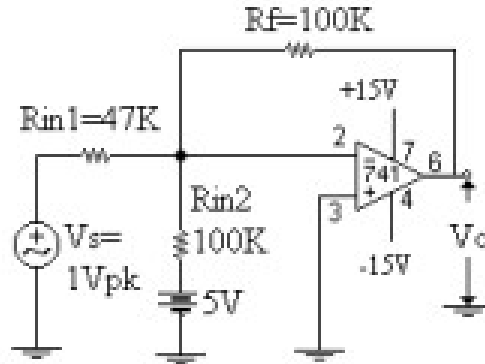
Deneyde Kullanılacak Malzemeler:

- Multimetre
- Breadboard
- Çeşitli Dirençler
- Bağlantı Kabloları
- Osiloskop
- Frekans Jeneratörü
- UA741 Op-amp (2 adet)
- C1 = 10 nF (2 adet)
- R1 = 1 k Ω
- R2 = 10 k Ω (4 adet)
- R3 = 10 k Ω

Ön Çalışma: Ön bilgiyi okuyunuz.

Ön Bilgi:

İşlemsel kuvvetlendiricilerin/OPAMP'ların asıl amaçları analog bilgisayarlarda matematiksel işlemlerin yapılmasıydı. Toplama, çıkarma, çarpma, integral, türev... Şekil 6.1'de bir AC ve bir DC gerilimi sinyalinin toplama işlemini yapan devre verilmiştir.



Şekil 6.1. Opampli Alıcı Devresi

Çıkış gerilimi şu şekilde hesaplanır;

$$V_o = - \left(V_{in1} \frac{R_F}{R_{in1}} + V_{in2} \frac{R_F}{R_{in2}} + \dots \right)$$

Şekil 6.2'de gösterildiği gibi, integral alıcının çıkışı, giriş dalga şeklinin altındaki alan ile doğru orantılıdır. İntegral almak için, kuvvetlendiricinin geri beslemesine kondansatör bağlanır. Bununla beraber, integral alıcı girişinde DC gerilim, çıkış geriliminin extremum noktalara ulaşmasına sebep olur. Bunu önlemek için geri besleme kondansatörüne paralel olarak geri

2025-2026 Eğitim Öğretim Yılı

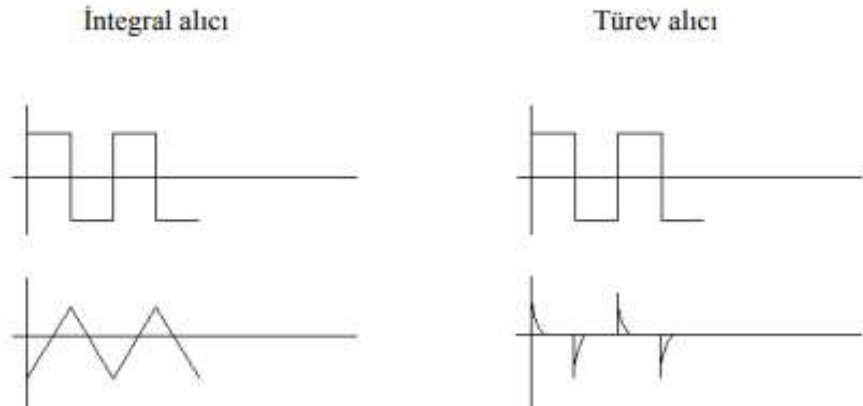
Bahar Dönemi

Elektronik II

Tarih:



besleme direnci (R_f) eklenir. Herhangi bir DC giriş gerilimi, DC kazanç ($\frac{R_f}{R_1}$) tarafından yükseltilir.



Şekil 6.2. Kare dalga verildiğinde çıkışta elde edilecek sinyaller

Sinüs dalga girişli bir OPAMP integral alıcının çıkış gerilimini bulmak için;

$$V_o = \frac{-1}{R_{in}C_F} \int V_{in} dt = \frac{-1}{R_{in}C_F} \int A \sin(\omega t) dt = \frac{-1}{(\omega R_{in}C_F)} A \cos \omega t$$

eşitliği kullanılır. İntegral alma işlemi, sadece geri besleme direnci tarafından oluşan kesim frekansının üzerindeki frekans değerlerinde gerçekleşir.

$$f_B = \frac{1}{2\pi R_F C_F}$$

Şekil 5.2'de gösterildiği gibi, türev alıcının çıkışı, giriş dalga şeklinin herhangi bir andaki değişim oranı ile doğru orantılıdır. Türev almak için, kondansatör girişe seri olarak bağlanır. Giriş gerilimi sinüs dalgası olan türev alıcı OPAMP devresinin çıkış gerilimi;

$$V_o = -R_F C_{in} \frac{dV_{in}}{dt} = -R_F C_{in} \frac{dA \sin(\omega t)}{dt} = -(\omega R_F C_{in}) A \cos \omega t$$

ile hesaplanır.

Çıkış gerilimi, giriş frekansı ile orantılı olduğu için, yüksek frekanslı işaretler OPAMP'ı doyuma ya da kesime götürebilir. Bu durumu önlemek için giriş kondansatörüne seri olarak bir direnç bağlanır. Bu direnç daha fazla türev almanın gerçekleşmeyeceği bir yüksek frekans limiti oluşturmaktadır.

$$f_B = \frac{1}{2\pi R_{in} C_{in}}$$

Yüksek frekanslarda osilasyonu önlemek için, bir geri besleme kondansatörü geri besleme direncine paralel olarak bağlanır. Bu, integral alıcıdaki gibi bir başka bir kırılma (kesim veya büküm) frekansını meydana getirir.

2025-2026 Eğitim Öğretim Yılı

Bahar Dönemi

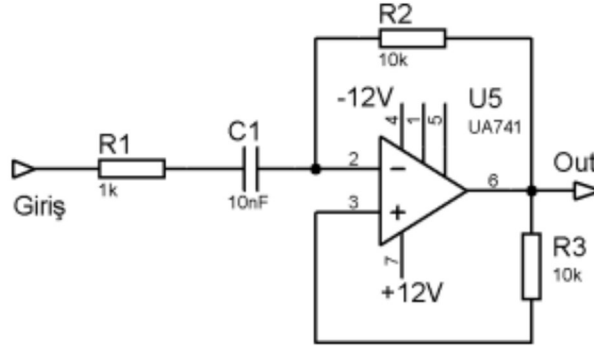
Elektronik II

Tarih:



Deney Adımları

1. Şekil 6.3'de verilen bağlantı şemasındaki devreyi kurunuz. Devrede gösterilen noktalara Osiloskop kanallarını uygun biçimde bağlayınız. Osiloskobun CH1 girişini V_s (Giriş) uçlarına, CH2 girişini V_0 uçlarına bağlayınız.
2. Giriş gerilimi V_s 1 KHz'de $1V_{tepe}$ sinüs dalga üretmeye ayarlayın. Devreye enerji uygulayın. Çıkış gerilimi V_0 'yu ölçüp, osiloskopta elde ettiğiniz çıkış dalga şeklini elde ediniz. Elde edilen görüntülere raporda ilgili soruda yer veriniz. (Verilen grafiklerin okunaklı olmasına, time/div ve Volt/div değerleri ile div ifadelerinin açık bir şekilde belirtmeye özen gösteriniz.)
3. Kare ve Üçgen dalga şekilleri için 2. Adımı tekrar ediniz.
4. Deney sonuçlarınızı öğretim elemanına onaylatın ve deneyi sonlandırın.



Şekil 6.3. Türev Alıcı Devre

Tarih:



Afyon Kocatepe Üniversitesi
Teknoloji Fakültesi
Mekatronik Mühendisliği
Elektronik II
Deney 6 Raporu

DENEYİ YAPAN:

Numara	Adı-Soyadı	E-mail	İmza
--------	------------	--------	------

1. Adım 2' de elde edilen osiloskop görüntülerine yer veriniz. Elle çizim kabul edilmeyecektir. Osiloskop görüntüsünde görüntüyü etkileyen tüm değerler okunaklı olmalıdır.
2. Türev alıcı devrenin kullanım alanlarını araştırıp bilgi verin.
3. Devrenin giriş çıkış fonksiyonunu V_0 / V_S devre analizi bilgilerinizden yararlanarak bulunuz.
4. Deneyde elde ettiğiniz çıkarımlardan bahsediniz.

2025-2026 Eğitim Öğretim Yılı
Bahar Dönemi
Elektronik II

Tarih:



Deney 7: İntegral Alıcı Devre / Opamplar

Deneyin Amacı: İntegral alma fonksiyonunu gerçekleştiren yükselteç devresinin çalışmasını incelemek.

Deneyde Kullanılacak Malzemeler:

- Multimetre
- Breadboard
- Çeşitli Dirençler
- Bağlantı Kabloları
- Osiloskop, Frekans Jeneratörü
- UA741 Op-amp (2 adet)
- C1 = 10 nF (2 adet)
- R1 = 10 k Ω
- R2 = 100 k Ω (4 adet)
- R3 = 10 k Ω

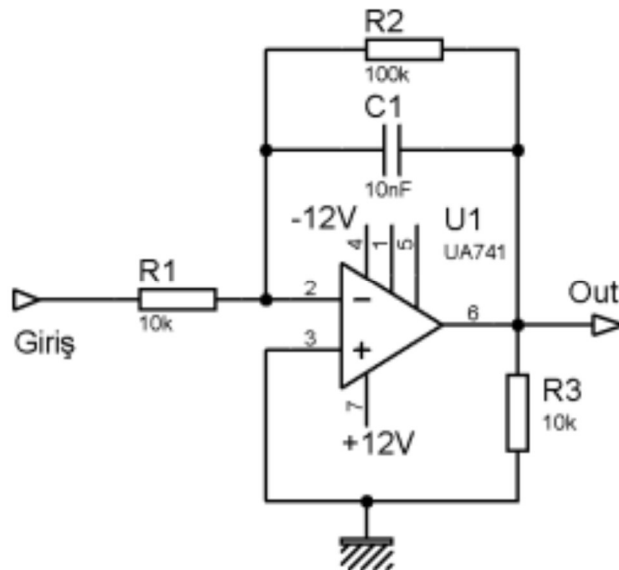
Ön Çalışma: 6. Deneye ait ön bilgiden yararlanınız.

Deney Adımları

1. Şekil 7.1'de verilen bağlantı şemasındaki devreyi kurunuz. Devrede gösterilen noktalara Osiloskop kanallarını uygun biçimde bağlayınız. Osiloskobun CH1 girişini V_s (Giriş) uçlarına, CH2 girişini V_o uçlarına bağlayınız.
2. Giriş gerilimi V_s 1 KHz'de $1V_{tepe}$ sinüs dalga üretmeye ayarlayın. Devreye enerji uygulayın. Çıkış gerilimi V_o 'yu ölçüp, osiloskopta elde ettiğiniz çıkış dalga şeklini elde ediniz. Elde edilen görüntülere ilgili satırda bulunan grafikte yer veriniz.

(Verilen grafiklerin okunaklı olmasına, time/div ve Volt/div değerleri ile div ifadelerinin açık bir şekilde belirtmeye özen gösteriniz.)

3. Kare ve Üçgen dalga şekilleri için 2. Adımı tekrar ediniz.
4. Deney sonuçlarınızı öğretim elemanına onaylatın ve deneyi sonlandırın.



Şekil 7.1. İntegral Alıcı Devre

Tarih:



Afyon Kocatepe Üniversitesi
Teknoloji Fakültesi
Mekatronik Mühendisliği
Elektronik II
Deney 7 Raporu

DENEYİ YAPAN:

Numara

Adı-Soyadı

E-mail

İmza

1. Adım 2' de elde edilen osiloskop görüntülerine yer veriniz. Elle çizim kabul edilmeyecektir. Osiloskop görüntüsünde görüntüyü etkileyen tüm değerler okunaklı olmalıdır.
2. İntegral alıcı devrenin kullanım alanlarını araştırıp bilgi verin.
3. Devrenin giriş çıkış fonksiyonunu V_0 / V_s devre analizi bilgilerinizden yararlanarak bulunuz.
4. Deneyde elde ettiğiniz çıkarımlardan bahsediniz.

2025-2026 Eğitim Öğretim Yılı
Bahar Dönemi
Elektronik II

Tarih:



Rapor ve Ön Çalışma Yazım Kılavuzu

Yapılan deneyler hakkında öğrenci tarafından hazırlanacak olan raporlar şu ana amaca yönelik olacaktır. Rapor, bir mühendisin yaptığı deneyde elde ettiği sonuçların belli bir disiplin ve düzen içinde diğer meslektaşlarına aktarmasını sağlayacak, tamamen anlaşılır ve belli kurallara bağlı olarak yazılmış bir metindir. Bu nedenle deney raporlarının öğrencilere yaptırılmasındaki amaç da bu bakış açısında ele alınmalıdır.

1. Bir deney raporu aşağıdaki ana bölümleri kapsar:

a. Deneyin amacı: Deneyin yapılması ve sonuçları sunulmasındaki ana amaç ve varsa bu amacı tamamlayıcı veya buna ek unsurlar raporun başında kısaca açıklanacaktır.

b. Deney düzeni ve kullanılan aletler: Ölçü düzeni blok şema halinde verilecek ve gerekli ise ölçme sırasında tutulacak yol kısaca açıklanacaktır. Bu işlemten sonra deney düzeninde mevcut ve deneyde kullanılan aletlerin gerekli özellikleri ile birlikte listesi verilecektir.

c. Ölçme sonuçları: İlgili ölçü düzenine ait çeşitli ölçme amaçları için elde edilen sonuçlar düzenli tablolar halinde ölçü Kartları ile birlikte verilecektir.

d. Raporla istenenler: Ölçü ve sonuçları ile ilgili hesaplar eğrilerin çizilerek sunulduğu, sonuçları değerlendirilmesi, ölçü sonuçlarından hesapların sunulduğu bu bölümde yapılacaktır.

e. Sonuç bölümü: Öğrencinin deney hakkındaki genel izlenimi deneyin aksayan hakkındaki fikirleri ve elde edilen sonuçların yorumu bu bölümde yapılacaktır.

2. Raporlar yukarıda açıklandığı gibi 5 ana bölüm altında düzenlenecektir. Raporlar beyaz A4 kağıtların tek yüzüne, mümkünse bilgisayar ile ya da okunaklı bir el yazısı ile yazılarak hazırlanacaktır.

3. Raporlardaki eğriler milimetrik kağıda, eksenler ve bu eksenlerdeki taksimatlarına ölçekleri açıkça belli olacak şekilde el ile çizilecek, bir eksen takımı üzerine birden fazla eğri çizildiğinde farklı çizgi şekilleri kullanılacaktır.

4. Raporun değerlendirilmesinde rapor düzeni de dikkate alınacaktır.

5. Deneyi yaptıran araştırma görevlisi deney föyündeki sorular ile kendi hazırladığı sorulardan bir kısmını veya tamamını raporu hazırlayacak öğrenciden bilgi düzeyini arttırmak için, yazılı olarak cevaplamasını isteyebilir.

6. Grup elemanları her deneyden sonra bireysel bir rapor hazırlayacaklardır.

7. Raporlar, deneyi yapan öğrencinin isminin, imzasının, tarih ve e-mail adresinin yer aldığı tek tip kapak sayfası ile başlayacaktır. Bunların dışında farklı yapılarda kapaklar kullanmayınız.

8. Raporlar deneyin yapıldığı tarihten sonraki günü teslim edilmelidir. Teslim zamanından geç getirilen raporlar kabul edilmeyecektir. Teslim edilmeyen raporların notu sıfır olarak belirlenecektir.

9. Ön çalışma raporları deneyin yapılacağı gün teslim edilecektir. Teslim edilmeyen ön çalışmaların notu sıfırdır.

2025-2026 Eğitim Öğretim Yılı

Bahar Dönemi

Elektronik II

Tarih:



Deney raporları deneylerden sonra verilen formatta olmalıdır. Ek sayfa kullanabilirsiniz. Çalışma formatı verilmelidir. Ön çalışmalar en fazla 2 sayfa olmalıdır. (Renkli çıktı olmasına gerek yoktur.)

Tarih:



LABORATUVAR VE DENEYLER İLE İLGİLİ GENEL BİLGİLER VE UYARILAR

- 1- Deneylerde kullanılacak olan malzemeler deneylerde belirtilmiştir ve önceden duyurusu yapılacaktır.
- 2- Hangi öğrencinin hangi grupta, nerede, hangi deneyi ne zaman yapacağı öğrenciye önceden duyurulur.
- 3- Deneyden önce ön çalışmalar yapılmalı, ön bilgiler okunmalı, **gerekli malzemeler hazırlanmalıdır**. Öğrencinin deneyde uygulanacak konuda eksikliği varsa gelmeden önce eksiklerini kendisi çalışarak tamamlamalıdır.
- 4- Deney föyünün tamamı deneyden önce mutlaka anlayarak okunmalı, gerekirse ders notlarından yararlanılmalıdır.
- 5- **Ön çalışmasını tamamlamayan, eksik malzemesi bulunan veya deney föyü olmayan öğrenci deneye GİREMEZ.**
- 6- Multimetre ve deney föyü her öğrencinin kendisine ait olmalıdır. Bir grup bir föy ve/veya bir multimetreyle deneye giremez.
- 7- Deney raporları BİREYSEL teslim edilecektir.
- 8- Deney esnasında gruplar arası bilgi ve malzeme alışverişi yasaktır.
- 9- Deney sırasında grup elemanlarının kendi arasında ALÇAK SESLE konuşmaları ve dersin asistanı bilgi verirken KONUŞULMAMASI verimli laboratuvar çalışması gerçekleştirilebilmek adına zorunludur.
- 10- Deneyde yapılacaklardan herhangi biri bittiğinde görevli asistana gösterilmelidir. Aksi takdirde geçerli not alınmaz.
- 11- Deneyle ilgili, deney esnasında sorulan sorular değerlendirme puanıdır.
- 12- Deney sırasında verilecek değerlendirme notlarının ortalaması başarı notunun %25 olacaktır.
- 13- Eğitim öğretim yönetmeliği gereğince öğrenci deneylere %80 oranında devam etmek zorundadır. Her deneyde yoklama alınacaktır.
- 14- Öğrencinin gelmediği deneylerden alacağı not sıfırdır.
- 15- Telafi deneyi YAPILMAYACAKTIR!
- 16- Deney için izin verilen cihazlar haricinde laboratuvarında hiçbir cihaz kullanılmayacaktır.
- 17- Deney bittikten sonra deney masa ve sandalyeleri düzenli olarak bırakılacaktır.
- 18- Laboratuvara ait malzeme ve donanım laboratuvar dışına çıkarılmayacaktır.
- 19- Deneyler belirlenen süre içerisinde tamamlanması gerekmektedir, verilen süre içerisinde tamamlanamayan deney eksik puan üzerinden değerlendirilecektir.
- 20- Kural dışı davranışlardan doğacak maddi zarardan öğrenci sorumlu olacaktır.
- 21- Kurallara uymayan öğrencinin deneyine son verilecek, laboratuardan çıkarılacak ve öğrenci hakkında disiplin yönetmeliği uygulanacaktır.

Tarih:



DENEYLERDE DİKKAT EDİLMESİ GEREKEN KONULAR

- 1- Deneylerde breadboardların alt ve üst yatay bağlantılarının besleme ve toprak olarak kullanılması, devre kontrolünde kolaylık sağlar.
- 2- Bağlantı tellerinin uçlarını fazla sıyırmayınız. Yan yana gelen tellerin kısa devre yapma riski vardır.
- 3- Bağlantı tellerini yuvalarına fazla bastırmanız kıvrılması ve kırılmasını neden olabilir. Sıkı geçmesi yeterlidir.
- 4- Bağlantı tellerini keskin bükme içten kırılmalara sebep olabilir.
- 5- Bağlantı tellerinin ucu bükük değil, dümdüz olmalıdır. Yuvalara sokarken ve çıkartırken kolaylık sağlar ve deney setinin ömrünü uzatır.

Yukarıdaki uyarılara dikkat etmemek kalıcı ve geçici arızalar oluşturabilir. Laboratuvarda tarafınızdan gerçekleşen arızadan siz sorumlusunuz. Bu konulara dikkat edilmelidir. Bunlara dikkat edildiği halde sonuçlar beklendiği gibi değil veya hata varsa, kontrolü şu sırada gerçekleştiriniz.

- Yanlış bağlantı
- Kopuk tel
- Elemanların yanlış değerde seçilmesi
- Elemanların bozuk olması
- Cihazların bozuk olması
- Ölçü aletinin bozuk olması