

Tarih:



**T.C. Afyon Kocatepe Üniversitesi**  
**Teknoloji Fakültesi**  
**Mekatronik Mühendisliği Bölümü**  
**Elektronik II Dersi**  
**Deney Föyü**

**Dr. Öğr. Üyesi Murat Alçın**  
**Arş. Gör. Hatice Turna**

2023-2024 Eğitim Öğretim Yılı  
Bahar Dönemi  
Elektronik II

Arş. Gör. Hatice Turna tarafından derlenmiştir.

Tarih:



## Deney 1: Transistörlerin iletim-kesim durumu ve kutuplanması

**Deneyin Amacı:** Kırpıcı Devrelerin çalışma prensibini anlamak

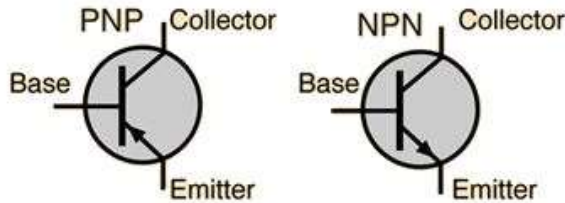
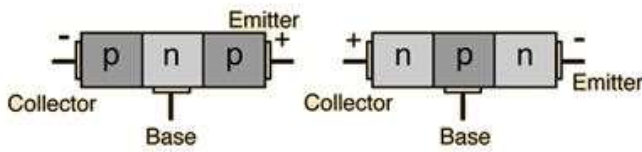
**Deneyde Kullanılacak Malzemeler:**

- **Multimetre**
- **Breadboard**
- **Çeşitli Dirençler**
- 4 adet direnç (değerleri hesaplanacaktır)
- 1 adet BC108B transistör
- **Bağlantı Kabloları**
- **Osiloskop**
- **Frekans Jeneratörü**

**Ön Çalışma:** Ön bilgiyi okuyunuz ve deney için gerekli direnç hesaplarını yapınız.

### Ön Bilgi:

Transistör küçük sinyalleri yükseltmek veya anahtarlama için kullanılan bir yarıiletken devre elemanıdır. Ya iki n- tipi, bir p- tipi yarıiletken tabakasından ya da iki p- tipi, bir n- tipi yarı iletken tabakadan oluşur. (NPN-PNP) Endüstrinin en temel yarı iletkeni BJT (Bipolar Jonksion Transistör) dür. Transistörler üç kutba sahiptir. **Emitter (E), Collector (C), Base(B)**



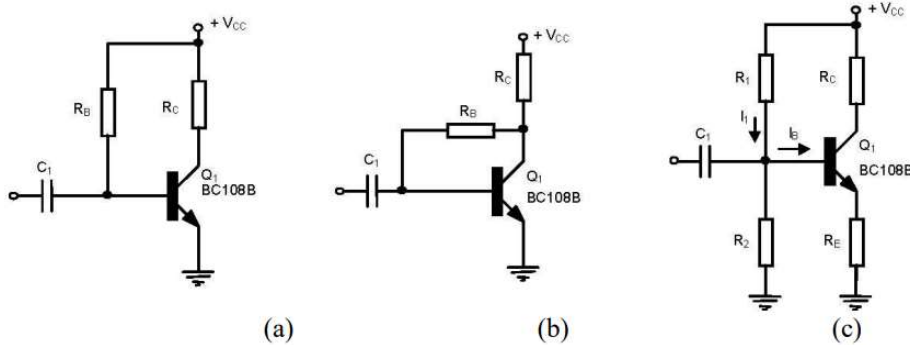
Baseden Emitter küçük bir tetikleme akımı verilir. Bu akım ön gerilme sağlayarak boşaltılmış bölgenin genişliğini azaltır. Transistör iletime geçer. Bu durumda transistör aktif bölgededir.

Base- Emitter ön gerilmesi(tetikleme) verilmediğinde ise;

PNP transistörde p- den n- ye ileri ön gerilme oluşacağı için boşaltılmış bölge(depletion region) genişliği azalır ve iletim sağlanır. Ancak n-den p- ye (-'den +'ya) ters ön gerilme oluşacağı için bu da depletion

bölgesinin genişlemesine sebep olur ve transistör yalıtıma geçer.

Base akımı olmadan emitter ve collectordan akım akmaz, bu durumda transistör kesimdedir. Transistör çalışması için uygulanan DC gerilim, gerilim bölücü dirençler vasıtası ile farklı genliklerde elde edilerek transistör uçlarına uygulanmasına transistörün polarmalandırılması (kutuplandırılması) denir.



Şekil 1. (a) Base Polarizasyon Devresi (b) Collector geri beslemeli Polarizasyon Devresi (c) Gerilim Bölümlü Polarizasyon Devresi

2023-2024 Eğitim Öğretim Yılı

Bahar Dönemi

Elektronik II



Tarih:

$$I_C = I_E + I_B \quad (\text{Kirchoff Akım Kanunu})$$

(a)' da  $R_B$  ve  $R_C$  üzerinden çevre akım yazılırsa;

$$I_B = \frac{V_{CC} - V_{BE}}{R_B} \quad \text{ve} \quad I_C = \frac{V_{CC} - V_{CE}}{R_C} \quad \text{akımı elde edilir.}$$

Kolektör ve emitter ile base akımı arasında şöyle bir ilişki vardır; ( $\beta = \text{akım kazancı}$ )

$$I_C = \beta \cdot I_B$$

$$I_E = (\beta + 1) \cdot I_B$$

Sıcaklık değişimine karşı DC çalışma kararlılığını arttırmak için devreye emiter direnci eklenir. Böylece Base akımı ( $I_B$ ) sıcaklıkla azalır ve dolayısıyla  $\beta$  sıcaklıkla artarken kolektör akımını ( $I_C$ ) sıcaklıktan bağımsız hale getirir. Devre (c) de verilmiştir. Bu durumda ;

$$R_B = \frac{R_1 \cdot R_2}{R_1 + R_2}$$

$$R_E = \frac{V_{EQ}}{I_{EQ}} = \frac{V_{EQ}}{I_{CQ}}$$

$$R_C = \frac{V_{CC} - V_{CEQ} - V_{EQ}}{I_{CQ}}$$

$$R_1 = \beta \cdot \frac{V_{CC} - V_{EQ} - V_{BE}}{10 \cdot I_{CQ}}$$

$$R_2 = \beta \cdot \frac{V_{EQ} + V_{BE}}{10 \cdot I_{CQ}}$$

Elde edilir. Bu polarlama ile transistör voltaj ve akım değerleri, sıcaklık ve transistör parametrelerinden bağımsızlaştırılmış ve dirençler ile elde edilebilir hale getirilmiştir.

## Deney Adımları

1. Şekil 1.(a)'yı breadboard üzerine kurunuz.
2. Gerekli  $R_B$  ve  $R_C$  değerlerini hesaplayınız. ( $V_{CEQ} = 6 \text{ Volt}$ ,  $I_{CQ} = 1 \text{ mA}$ ,  $\beta = 200$ )

Bulunan direnç değerlerine yakın standart direnç değerleri kullanınız.

3. Multimetre yardımı ile  $V_{BE}$  ve  $V_{CE}$  gerilimlerini ve  $I_C$ ,  $I_B$  ve  $I_E$  akımlarını ölçünüz.

$V_{BE}$ (V)	$V_{CE}$ (V)	$I_B$ (mA)	$I_C$ (mA)	$I_E$ (mA)

Tablo 1

4. Elde ettiğiniz akım değerleri ile gerçek akım yükseltme faktörünü bulunuz.  $\beta =$   
.....
5.  $V_{CC} = 12 \text{ Volt}$ ,  $V_{CEQ} = 5.5 \text{ Volt}$ ,  $I_{CQ} = 1 \text{ mA}$ ,  $V_{EQ} = 1 \text{ V}$  değerleri için Şekil 1(c) 'de ki devre dirençlerini hesaplayınız.

$$R_1 = \dots\dots\dots R_2 = \dots\dots\dots R_C = \dots\dots\dots R_E = \dots\dots\dots$$

Bu direnç değerleri ile devreyi kurunuz. 3. Ve 4. Basamakları (c) devresi tekrar ediniz, istenilen değerleri elde ediniz.

Tarih:



$V_{BE}$ (V)	$V_{CE}$ (V)	$I_B$ (mA)	$I_C$ (mA)	$I_E$ (mA)

Tablo 2

$$\beta = \dots\dots\dots$$

Tarih:



**Afyon Kocatepe Üniversitesi**  
**Teknoloji Fakültesi**  
**Mekatronik Mühendisliği**  
**Elektronik II**  
**Deney 1 Raporu**

**DENEYİ YAPAN:**

**Numara**

**Adı-Soyadı**

**E-mail**

**İmza**

1. Deneyde elde edilen tüm verilere yer veriniz.
2. Deneyden anladıklarınızı kısaca bahsediniz.

2023-2024 Eğitim Öğretim Yılı  
Bahar Dönemi  
Elektronik II

Tarih:



## Deney 2: Transistörlerin Yükselteç olarak kullanılması

**Deneyin Amacı:** Transistörlerin yükselteç olarak kullanımı

**Deneyde Kullanılacak Malzemeler:**

- **Multimetre**
- **Breadboard**
- **Çeşitli Dirençler**
- 250 ohm, 270 K, 4.7 K, 1K,82K direnç
- 1 adet BC108B transistör
- 2 adet 6.8  $\mu$ F, 1 adet 10  $\mu$ F kapasitör
- **Bağlantı Kabloları**
- **Osiloskop**
- **Frekans Jeneratörü**

**Ön Çalışma:** Ön bilgiyi okuyunuz ve BJT küçük sinyal analizi ile ilgili araştırma gerçekleştiriniz. Deneye gelmeden önce deneyde istenen değerleri hesaplayınız.

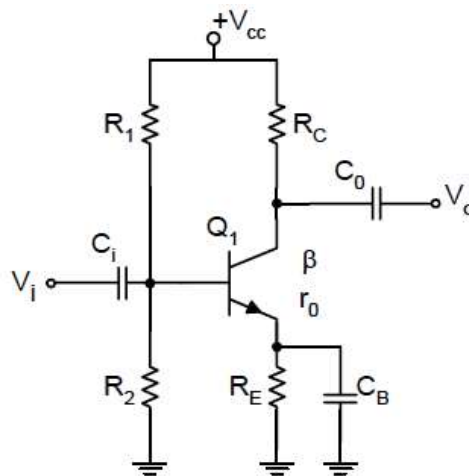
### Ön Bilgi:

Bileşim yüzeyli transistörlerin (BJT) normal çalışmasını (yükseltme işlemini) gerçekleştirmesi için DC polarlama devrelerine ihtiyaç duyar. Transistörlerin genellikle yükselteç olarak kullanılırlar. Amaç, giriş verilen AC sinyalin, genlik, akım veya güç yönünden yükseltilerek çıkıştan alınmasıdır. Bu işlemler sırasında giriş sinyalinin genel dalga şekli ve frekansı çıkışta sabit kalmalıdır. Uygulamada mümkün değildir. Hata oranını minimuma düşürmek için ise tasarlanan devre uygun şartlarda kullanılmalıdır.

BJT'ler, farklı yapıda polarlama devrelerine sahip olabilirler ve birçoğu yükselteç olarak etkindirler. Yükselteç devreleri genel olarak küçük ve büyük sinyal yükselteçleri olarak değerlendirilebilir. Kullanılan sinyaller ve sinyal özellikleri, yükseltecin hangi tipte olduğunun belirteçidir. Transistörün çalışma noktası, karakteristik eğrisi üzerinde bulunan yük eğrisinin orta noktasında seçilmiş ise, bu devre küçük sinyal yükselteci olarak adlandırılır. Küçük sinyal analizinde iki analiz yöntemi vardır; (a) transistörün  $r_c$  modelinin analiz yöntemi, (b) melez modelinin kullanıldığı analiz yöntemi. Bu iki yöntem birbiri cinsinden ifade edilebilir.

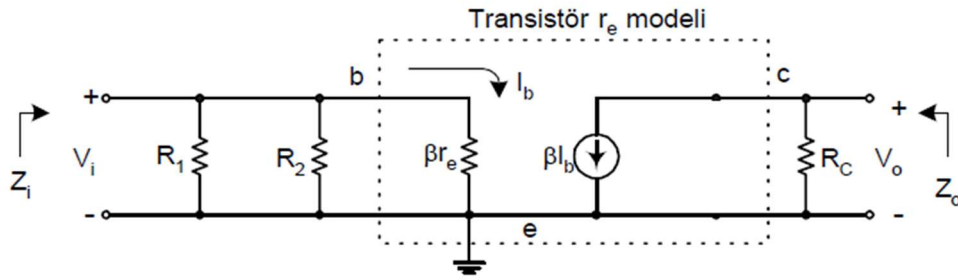
### **Gerilim Bölücü ile Öngerilimleme**

Şekil-2.1'de görülen yükselteç devresinin, AC eşdeğer devresi Şekil-2.2'de gösterilmiştir.

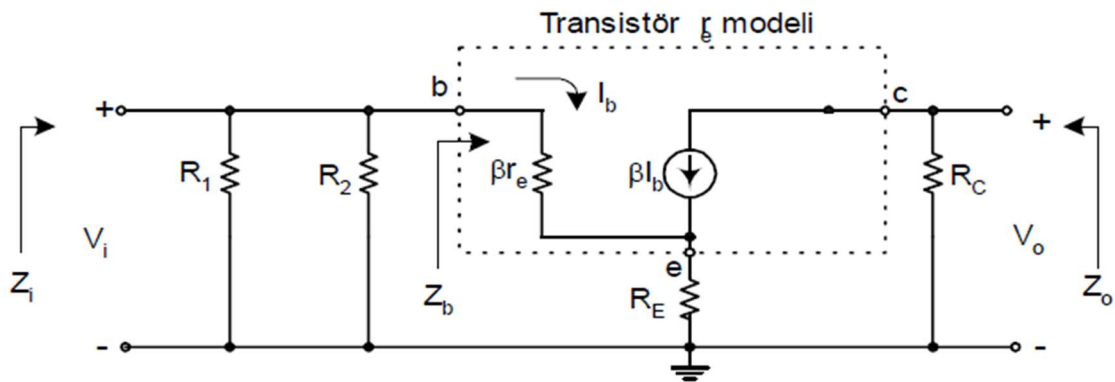


Şekil-2.1: Transistörlü yükselteç devresi  
2023-2024 Eğitim Öğretim Yılı  
Bahar Dönemi  
Elektronik II

Tarih:



Şekil-2.2 : Transistörlü Yükseltecin Küçük Sinyal Modeli



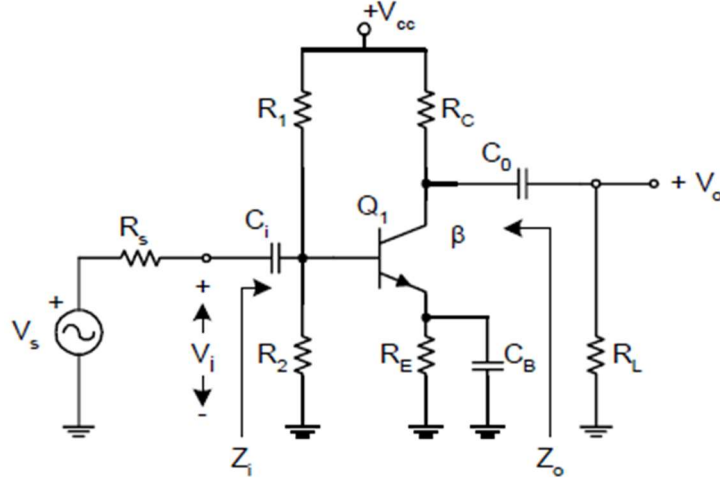
Şekil-2.3 : CB Kondansatörü Kullanılmadığı Durumda Yükseltecin Küçük Sinyal Modeli

### Yük ve Kaynak Giriş Dirençlerinin Sistem Kazancına Etkisi

Yükselteçler kullanılırken, giriş sinyalini sağlayan bir kaynağa ve çıkış voltajının kullanılacağı bir yüke ihtiyaç vardır. Örneğin giriş sinyal kaynağı olarak, bir mikrofonun çıkışı veya herhangi bir sensör çıkışı, çıkış yükü olarak da bir hoparlör veya başka bir devrenin giriş empedansı kullanılıyor olabilir. Giriş sinyal kaynağının bir iç direnci vardır ve bu direnç devrenin kazancına etki eder. Yine yük olarak bağlanan elemanın veya devrenin giriş empedansı da yukarıda bulunan yüksüz kazançlara negatif yönde etki edecektir.

Giriş kaynağı ve yük direnci bağlanmış yükselteç devresi Şekil-2.4'te görülmektedir. Burada  $V_s$  giriş sinyal kaynağı voltajı,  $R_s$  iç direnci (giriş sinyal kaynağının çıkış empedansı),  $R_L$  ise yük devresinin giriş empedansıdır.

Tarih:



Şekil-2.4 : Giriş sinyal kaynağı ve yük direnci bağlanmış yükselteç devresi ( $\beta=200$ )

Şekil-2.4'te görülen yükselteç devresi için voltaj ve akım kazançlarını tekrar yazarsak,

$$A_V = \frac{V_o}{V_i} = \frac{R_L A_{VNL}}{R_L + Z_o}$$

$$A_{V_s} = \frac{V_o}{V_s} = \frac{Z_i}{Z_i + R_s} \frac{R_L}{R_L + Z_o} A_{VNL}$$

$$A_i = A_{i_s} = \frac{i_o}{i_i} = \frac{i_o}{i_s} = -A_V \frac{Z_i}{R_L} = -A_{V_s} \frac{R_s + Z_i}{R_L}$$

olarak bulunur. Burada,  $A_{VNL}$ ,  $Z_i$  ve  $Z_o$  sırası ile Şekil-3.2 ve Şekil-3.3 için bulunan yüksüz voltaj kazancı, giriş empedansı ve çıkış empedansıdır.  $A_V$ , Şekil-3.4'te görülen devrenin yüklü girişten çıkışa voltaj kazancı,  $A_{V_s}$  aynı devre için yüklü sinyal kaynağından çıkışa olan voltaj kazancı ve  $A_i = A_{i_s}$  ise girişe bağlanan kaynaktan yüke olan akım kazancını verir. Bütün bu değerler devrenin kazancının frekans değişiminden etkilenmediği orta frekans bandı için geçerlidir.

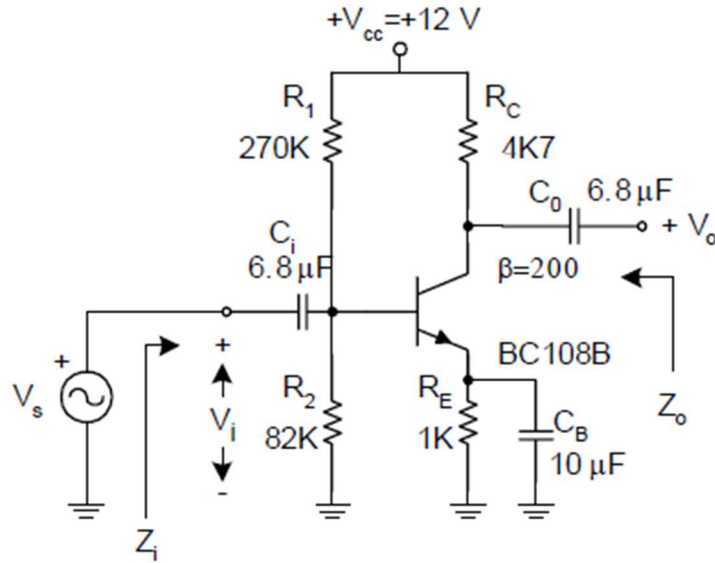
## Deney Adımları

**Not:** İşlem basamaklarında yapacağınız voltaj ölçümlerini osilaskop ile yapınız. Osilaskopta voltaj ölçümü yaparken bütün voltaj değerlerini tepeden-tepeye (peak to peak) voltaj değerleri olarak alınız.

1. Şekil-2.5'te görülen yükselteç devresini kullanarak aşağıdaki değerleri hesaplayınız.



Tarih:



Şekil-2.5: Yükselteç devresi

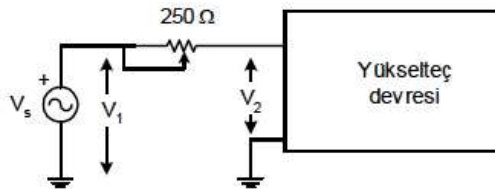
Zi= .....

Zo= .....

VNLA = .....

Ai = .....

1. basamakta hesapladığınız değerleri deney yolu ile bulmaya çalışalım. Bunun için devreyi deney seti üzerine kurarak, girişine sinyal jeneratörünü bağlayınız. Başlangıçta sinyal jeneratörünün dalga şeklini sinüs seçerek, giriş genliğini sıfır yapınız.
3. Sinyal jeneratörü çıkışı ile yükselteç devresi girişine Şekil-2.6'da görüldüğü gibi seri bir potansiyometre bağlayınız.



Şekil-2.6: Giriş Empedansının ölçülmesi

4. Bundan sonra devreye güç uygulayarak, sinyal jeneratörünün çıkışını (V1) 1 KHz , 100 mV seviyesine ayarlayınız. Potansiyometreyi ayarlayarak Şekil-6'da görülen V2 gerilimini V2=V1/2 seviyesine gelinceye kadar ayarlayınız. Bu noktada devreye uyguladığınız gücü kesip, potansiyometreyi devreden çıkartarak dijital ohmmetre ile değerini ölçünüz. ölçtüğünüz bu değer devrenin giriş empedansına eşit olmalıdır. Değeri aşağıya kaydediniz

Zi = ..... (ölçülen)

5. Yükselteç devresinin çıkış empedansını ölçmek için Şekil-2.7'de görülen devreyi kurunuz. Burada yükselteç 1. basamakta kullandığınız devre olacaktır.

Tarih:



Şekil-2.7 : Çıkış Empedansının ölçülmesi

6. Girişe bağladığınız sinyal jeneratörünün çıkışını yaklaşık 1 KHz, 100 mV sinüs dalga değerine getiriniz. Devreye güç uygulayarak S anahtarını açınız. S açık iken  $V_o$  gerilimini ölçerek (osilaskop ile) aşağıya yüksüz  $V_o$  olarak kaydediniz. Bundan sonra S anahtarını kapatarak potansiyometri ayarlayınız ve  $V_o$ 'ın yüklü değerinin, yüksüz değerinin yarısına düşmesini sağlayınız. Bu durumdaki yüklü  $V_o$  değerini aşağıya kaydediniz. Devreye uyguladığınız gücü keserek, potansiyometri devreden çıkartınız ve dijital ohmmetre ile değerini ölçünüz. Bulduğunuz değer yükselteç devresinin çıkış empedansına eşit olmalıdır. Değeri aşağıya kaydediniz.

$V_o(\text{Yüksüz}) = \dots\dots\dots V_o(\text{Yüklü}) = \dots\dots\dots Z_o (\text{ölçülen}) = \dots\dots\dots$

7. 1. basamakta kurduğunuz devreye geri dönerek, devrenin girişine bağladığınız sinyal jeneratörünün dalga şeklini sinüs konumuna getirerek, frekansını yaklaşık 1 KHz, genliğini yaklaşık 100 mV seviyesine getiriniz. Osilaskobun bir kanalını girişe, diğer kanalını da çıkışa bağlayarak her iki dalga şeklini de beraberce gözlemleyiniz. Eğer bu durumda çıkış dalga şeklinde bozulmalar (distorsiyon) oluyorsa, giriş voltajını azaltarak, çıkıştan distorsiyonsuz bir dalga şekli elde ediniz. Bu durumda giriş ve çıkış voltajlarını osilaskoptan ölçerek aşağıya kaydediniz.

$V_i = \dots\dots\dots V_o = \dots\dots\dots$

8. Devrenin yüksüz voltaj kazancını 7. basamakta bulduğunuz değerler ile hesaplayarak aşağıya kaydediniz.

$VNLA (\text{ölçülen}) = \dots\dots\dots$

9. Yine akım kazancını deney yolu ile bulduğunuz, giriş ve çıkış empedansları ile 8. Basamakta bulduğunuz voltaj kazancını kullanarak hesaplayınız ve aşağıya kaydediniz.

$A_i (\text{ölçülen}) = \dots\dots\dots$

10. Şimdi devrede bulunan CB kondansatörünü kaldırarak, 1 ila 9. basamaklar arasında yaptığınız işlemleri tekrarlayınız ve sonuçları aşağıya kaydediniz.

Hesaplanan değerler;

$Z_i = \dots\dots\dots Z_o = \dots\dots\dots VNLA = \dots\dots\dots A_i = \dots\dots\dots$

ölçülen giriş empedansı;

$Z_i (\text{ölçülen}) = \dots\dots\dots$

ölçülen çıkış empedansı;

$V_o(\text{Yüksüz}) = \dots\dots\dots V_o(\text{Yüklü}) = \dots\dots\dots Z_o (\text{ölçülen}) = \dots\dots\dots$

ölçülen giriş ve çıkış voltajları;



Tarih:

$V_i = \dots\dots\dots V_o = \dots\dots\dots$

ölçülen(ölçülen giriş- çıkış empedansları ile giriş-çıkış voltajlarından hesaplanan) Voltaj ve Akım kazançları;

$V_{NLA}$  (ölçülen) =  $\dots\dots\dots A_i$  (ölçülen) =  $\dots\dots\dots$

**11.** Analiz bölümünde kullanılmak üzere, Şekil-5'te kullandığınız direnç değerlerini dijital ohmmetre ile ölçerek aşağıya kaydediniz.

$R_1 = \dots\dots\dots R_2 = \dots\dots\dots R_C = \dots\dots\dots R_E = \dots\dots\dots$

Tarih:



**Afyon Kocatepe Üniversitesi**  
**Teknoloji Fakültesi**  
**Mekatronik Mühendisliği**  
**Elektronik II**  
**Deney 2 Raporu**

**DENEYİ YAPAN:**

**Numara**

**Adı-Soyadı**

**E-mail**

**İmza**

1. Deneyde elde edilen tüm verilere yer veriniz.
2. Transistörlerin kullanım alanlarını açıklayınız.
3. Yükselteç devreleri hakkında bilgi veriniz.
4. Deneyin amacını ve çıkarımlarını açıklayınız.

2023-2024 Eğitim Öğretim Yılı  
Bahar Dönemi  
Elektronik II

Tarih:



### Deney 3: MOSFET’li kuvvetlendiriciler

**Deneyin Amacı:** Mosfet kuvvetlendirici devresinde akım gerilim değişimi ve mosfeti görevini anlamak

**Deneyde Kullanılacak Malzemeler:**

- **Multimetre**
- **Breadboard**
- **Çeşitli Dirençler**
- **Bağlantı Kabloları**
- **Osiloskop**
- **Frekans Jeneratörü**
- 2N7000 MOSFET
- Hesaplanan dirençler
- 10  $\mu$ F(2 tane), 100  $\mu$ F kondansatör
- 33 k $\Omega$ , 22  $\Omega$ , 10 k $\Omega$ ,470 k $\Omega$ , 150 k $\Omega$ , 820  $\Omega$ ,10 k $\Omega$  direnç

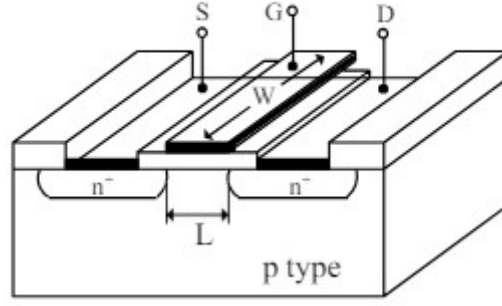
**Ön Çalışma:** Ön Bilgi ve deney adımlarını okuyunuz. Gerekli hesaplamaları gerçekleştiriniz.

**DİKKAT:** Mosfetler statik elektrikten etkilenir. Bacaklarınıza dokunmayınız.

#### Ön Bilgi:

Alan etkili tranzistörler (Field - effect transistor, FET) genel olarak metal oksit yarıiletken alan etkili tranzistörler (MOSFET) ve jonksiyonlu FET olmak üzere iki ana gruba ayrılırlar. Jonksiyonlu FET’ler de pn jonksiyonlu FET (JFET) ve metal yarıiletken alan etkili tranzistör (MESFET) olmak üzere iki gruba ayrılırlar. MOSFET’lerde NMOS ve PMOS’lar beraber kullanılarak (CMOS) çok küçük alanlara daha fazla tranzistör sığdırıldığından özellikle sayısal devrelerde MOSFET’ler kullanılır. Şekil 3.1’de N kanallı MOSFET’in yapısı gösterilmiştir. MOSFET’e herhangi bir gerilim uygulanmadığında kaynak ve akaç terminalleri arasında p tipi bölge vardır. Bu durumda teorikte akım sıfırdır. Eğer kapıya yeterince gerilim uygulanırsa ( $V_{GS} > V_{TN}$ ) (taban ve kaynak toprağa bağlı) oluşan alan ile p tipi bölgedeki elektronlar kaynak ile akaç arasındaki kanalda birikirler. Burada  $V_T$  gerilimi MOSFET’in eşik gerilimidir (iletime geçmesi için kapı ucuna uygulanması gereken minimum gerilim). Böylece kaynak ve akaç bölgeleri n tipi kanal ile birbirlerine bağlanırlar ve kaynak ile akaç arasına bir gerilim uygulandığında kaynatan akaca doğru bir akım akar. Burada akım taşıyıcılar elektronlar olduğundan bu tip MOSFET n kanallı MOSFET veya kısaca NMOS olarak adlandırılır. NMOS’da akaç - kaynak geriliminin uygulanması ile elektronlar kaynaktan akaca doğru akırlar. Akan akımın değeri, kanaldaki taşıyıcı yoğunluğuna dolayısıyla da kapı gerilimine bağlıdır. Kapı bölgesi kaynak ve akaç arasındaki kanaldan oksit tabakası ile ayrıldığından teorik olarak kapıdan akım akmaz. Benzer şekilde kanal ile taban da birbirinden fakirleşmiş bölge ile ayrıldığından tabana doğru da bir akım akmaz.

Tarih:



Şekil 3.1. n kanallı MOSFET yapısı

Eğer  $V_{GS}$  değeri NMOS'un eşik geriliminden küçük ise NMOS tıkamadadır ve akaçtan kaynağa bir akım akmaz ( $I_D=0$ ).

Eğer  $V_{GS}$  gerilimi artırılır ve eşik gerilimini geçerse ( $V_{GS} > V_{TN}$ ) MOSFET iletme 12 geçer ve akaçtan bir akım akar.  $V_{GS}$  gerilimi eşik gerilimine yakın değerlerinde kanalda toplanan elektron sayısı çok fazla olmadığından kanalın direnci hala yüksek olduğundan akaç akımı çok yüksek değildir ve  $V_{DS} > V_{GS} - V_{TN}$  olduğundan MOSFET doyumdadır. Bu durumda akaç akımı,

$$I_D(SAT) = \frac{k_N}{2} (V_{GS} - V_{TN})^2 (1 + \lambda V_{DS})$$

Olur.  $k_N$  n kanallı MOSFET'in iletkenlik parametresi olup değer,

$$k_n = \mu_n C_{ox} \frac{W}{L}$$
 şeklindedir.

Burada  $\mu_n$ ; elektronların hareket yeteneği,  $C_{ox}$ ; kapı bölgesindeki dielektriğin birim alanındaki kapasite ( $F/m^2$ ),  $W$ ; kanalın genişliği (m) ve  $L$ ; kanalı boyudur (m). İletkenlikparametresinin birimi  $AV^2$ 'dir.  $\lambda$  ise kanal boyu modülasyon parametresi olup değeri oldukça küçüktür ve genellikle sıfır alınır. Bu durumda doyum bölgesinde akaç akımı sadece  $V_{GS}$  değerine bağlı olur.

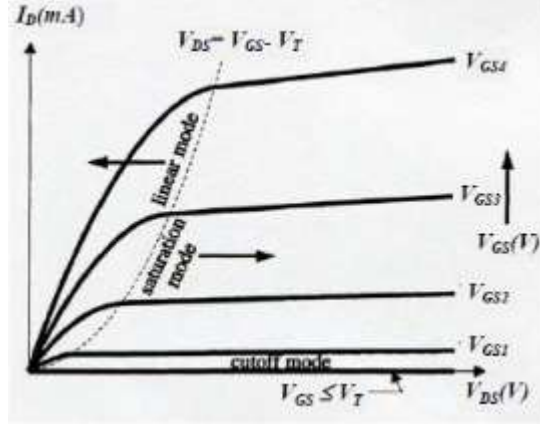
Eğer  $V_{GS}$  gerilimi daha artırılırsa  $V_{DS} < V_{GS} - V_{TN}$  olur ve MOSFET lineer bölgeye geçer. Bu durumda akaç akımı,

$$I_D(LIN) = \frac{k_n}{2} [2(V_{GS} - V_{TN})V_{DS} - V_{DS}^2]$$

olarak hesaplanır.

Şekil 3.2'de n kanallı MOSFET'in akım gerilim karakteristiği gösterilmiştir.

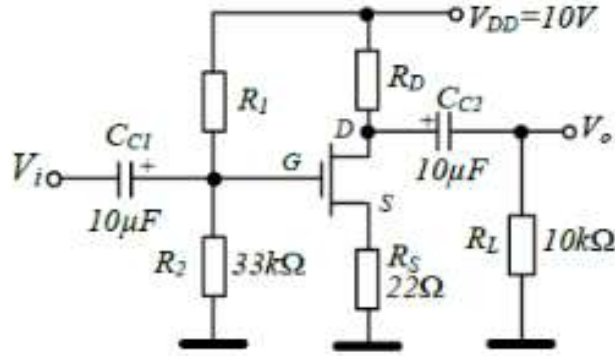
Tarih:



Şekil 3.2. n kanallı MOSFET akım gerilim karakteristiği

### Deney Adımları

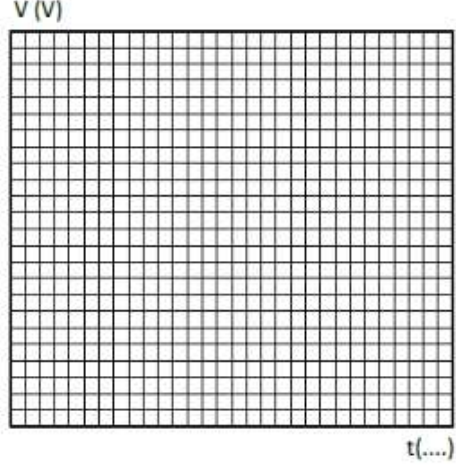
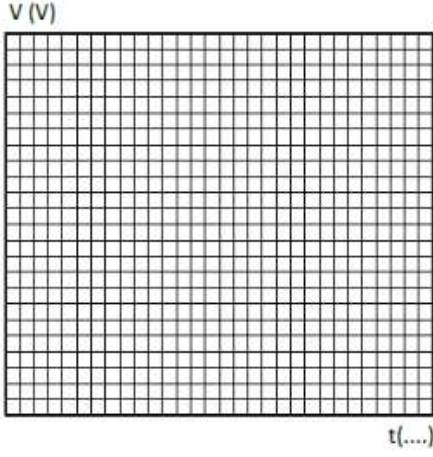
1. Şekil 3.3'de gösterilen n kanallı ortak kaynaklı devrede sükunet halinde (giriş işareti yok iken)  $IDQ = 50mA$  ve MOSFET'in doyum bölgesinin tam ortasında kutuplanması için devredeki dirençlerin değeri ne olmalıdır? Hesaplayınız. Devredeki MOSFET için  $V_{TN} = 1,5V$ ,  $kN = 100mA/V^2$ 'dir. Bu hesaplamalara raporda yer verilecektir.
2. Şekil 3.3'de gösterilen n kanallı MOSFET'li ortak kaynaklı kuvvetlendirici devresini kurunuz.
3. Devrenin girişine tepeden tepeye değeri  $100mV$  olan  $10kHz$ 'lik sinüzoidal işaret uygulayınız.



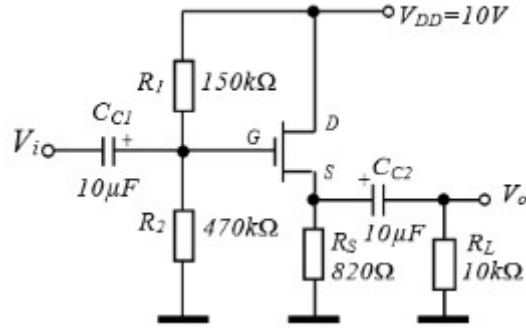
Şekil 3.3. n kanallı MOSFET ortak kaynaklı kuvvetlendirici

4. Devrenin Giriş ve çıkış işaretlerini ölçekli olarak aşağıya çiziniz. Devrenin gerilim kazancını hesaplayınız.

Tarih:

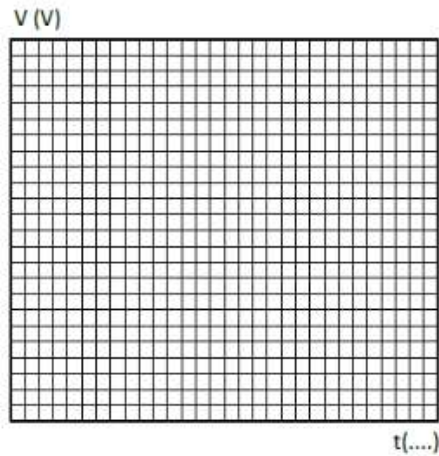
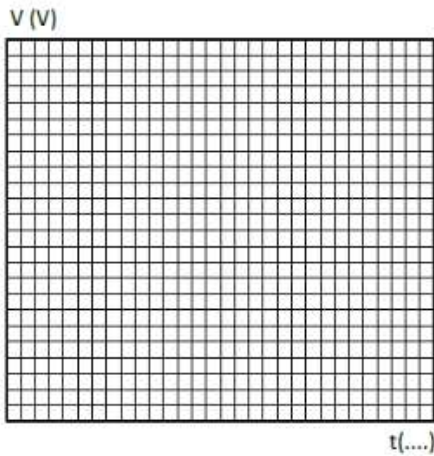


5. Daha sonra MOSFET'in kaynak ucu ile toprak arasına  $100\mu F$ 'lık kondansatör bağlayınız ve devrenin kazancını tekrar hesaplayınız.
6. Şekil 3.4'de gösterilen ortak kaynaklı devreyi kurunuz. Devrenin girişine tepeden tepeye değeri  $100mV$  olan  $10kHz$ 'lik sinüzoidal işaret uygulayınız.



Şekil 3.4. n kanallı MOSFET ortak kaynaklı kuvvetlendirici

7. Devrenin Giriş ve çıkış işaretlerini ölçekli olarak aşağıya çiziniz. Devrenin gerilim kazancını hesaplayınız .





Tarih:



**Afyon Kocatepe Üniversitesi**

**Teknoloji Fakültesi**

**Mekatronik Mühendisliği**

**Elektronik II**

**Deney 3 Raporu**

**DENEYİ YAPAN:**

**Numara Adı-Soyadı E-mail İmza**

1. Deney adımları 1'deki işlemlere yer veriniz.
2. Şekil 5.3'de gösterilen n kanallı ortak kaynaklı devrenin küçük işaret gerilim kazancını hesaplayınız.
3. Deney adımları 4'de elde edilen kazanç, veri ve tablolara yer veriniz.
4. Deney adımları 5 hesaplamalarını yapınız ve raporda yer veriniz.
5. Deney adımları 7'de elde edilen kazanç, veri ve tablolara yer veriniz.
6. Ortak kaynaklı devrede kaynak direncinin köprülenmesi devrenin kazancını nasıl etkiledi?Nedenini açıklayınız.
7. MOSFET'li kuvvetlendiriciler ile daha önce deneyi yapılan BJT'li kuvvetlendiricilerkarşılaştırıldığında aralarında ne gibi farklar vardır? Nedenleri ile birlikte kısaca açıklayınız.

2023-2024 Eğitim Öğretim Yılı

Bahar Dönemi

Elektronik II

Tarih:

## Deney 4: İşlemsel Kuvvetlendiriciler / Opamplar

Deneyin Amacı:

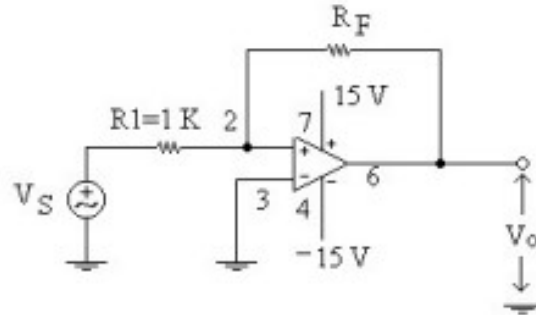
Deneyde Kullanılacak Malzemeler:

- Multimetre
- Breadboard
- Çeşitli Dirençler
- Bağlantı Kabloları
- Osiloskop
- Frekans Jeneratörü
- 741 Opamp
- 1M, 100K, 10K, 4.7 K, 2.2K, 2K, 470 Ohm Direnç

**Ön Çalışma:** Ön bilgiyi okuyunuz ve İşlemsel Kuvvetlendiriciler (Eviren/Evirmeyen) ile ilgili bir rapor hazırlayıp teslim ediniz. (2 sayfayı geçmemelidir.) Deneye gelmeden önce deneyde istenen değerleri hesaplayınız.

### Ön Bilgi:

İşlemsel kuvvetlendiriciler, en fazla kullanılan lineer entegre devreleridir. Basit gerilim kuvvetlendiricilerinden karmaşık devrelere kadar kullanılırlar. (Bu devrede kullanılan 741 elektroniğin yapı taşlarından.) Opamplar, eviren ve evirmeyen kuvvetlendiriciler olmak üzere ikiye ayrılır. OPAMP'lar idealde sonsuz giriş direncine ve sonsuz açık çevrim(Geri Besleme direnci yok) kazancına sahiptirler. Kapalı çevrimde geri besleme direnci, negatif geri beslemeden dolayı, çıkış gerilimi ile giriş arasında fark alınır. Eviren ve Evirmeyen kuvvetlendiriciler geri besleme prensibini kullanarak kapalı çevrim gerilim kazancını kontrol eder. Şekil 4.1'de klasik eviren kuvvetlendirici devresi görülmekte ve kazancı şu şekilde hesaplanmaktadır.



Şekil 4.1- Eviren Kuvvetlendirici

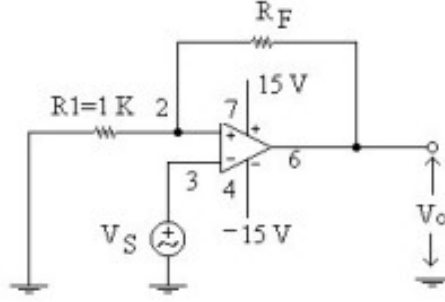
$$A_v = \frac{-R_f}{R_1} \quad : \text{ Gerilim Kazancı}$$

$$R_1 \quad : \text{ Giriş Direnci}$$

$$R_f \quad : \text{ Geri Besleme Direnci ve "-" işareti faz terslemesi olduğunu gösterir.}$$

Şekil 4.2'de klasik evirmeyen kuvvetlendirici devresi görülmekte ve kazancı şu şekilde hesaplanmaktadır.

Tarih:



Şekil 4.2- Evirmeyen Kuvvetlendirici

$$A_v = 1 + \frac{R_f}{R_1} \quad : \text{ Gerilim Kazancı}$$

OPAMP'larda oluşturulan ortak emiterli devrelerde de BJT'lerde olduğu gibi, giriş gerilimi çıkış gerilimine eşittir. Bu durumda kazanç daima 1'dir. Ancak OPAMP ile yapılan devreler, OPAMP'larda bulunan daha büyük giriş direnci ve daha küçük çıkış direncinden dolayı daha avantajlıdır.

### Deney Adımları

1. Eviren Kuvvetlendirici devresi için Şekil 4.1 devreyi kurunuz. Diyagramda entegre devrenin üzerinde bulunan rakamlar, entegrenin ayak numaralarına aittir.
2. Osiloskop kullanarak, giriş  $V_S$  ve çıkış  $V_O$  'ı aynı anda gözlemleyiniz. İşaret üreticinin çıkışını 100 mV<sub>tepe</sub> ve 1 KHz'e ayarlayınız. Tablo 1 'deki  $R_f$  değerleri için çıkış gerilimini ölçüp kaydediniz.

TABLO 1

$R_f$	$V_O$ (Volt)	$A_v = \frac{V_O}{V_S}$	
		Ölçüm sonuçlarına göre hesaplanmış kazanç değeri	$A_v = \frac{-R_f}{R_1}$ formülüne göre hesaplanmış kazanç değeri
470 $\Omega$			
1 K $\Omega$			
2.2 K $\Omega$			
4.7 K $\Omega$			
10 K $\Omega$			
100 K $\Omega$			

Tarih:

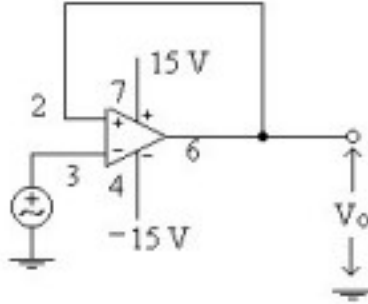


3. Eviren kuvvetlendiriciyi DC gerilim kuvvetlendiricisi olarak da kullanıldığını gözlemlemek amacıyla, işaret üreticisi devreden çıkarıp, yerine DC gerilim kaynağı bağlayınız.  $R_f = 10K\Omega$  iken  $V_S = 1V$  yapınız ve çıkış gerilimini ölçünüz.
4.  $R_f = 1M$  yapınız ve giriş ve çıkış dalga şekillerini elde ediniz.
5. Evirmeyen Kuvvetlendirici için Şekil 4.2 devreyi kurunuz.
6. Giriş ve çıkış dalga şekillerini aynı anda gözlemleyip, çiziniz. 2. Adımı Tablo 2 ve Şekil 4.2 için tekrar ediniz.

TABLO 2

$R_F$	$V_O$ (Volt)	$A_V = \frac{V_O}{V_S}$	
		Ölçüm sonuçlarına göre hesaplanmış kazanç değeri	$A_V = 1 + \frac{R_F}{R_1}$ formülüne göre hesaplanmış kazanç değeri
470 $\Omega$			
1 K $\Omega$			
2.2 K $\Omega$			
4.7 K $\Omega$			
10 K $\Omega$			
100 K $\Omega$			

7. OPAMP'ların gerilim takipçisi (Ortak emiter) olarak kullanımını görmek için Şekil 4.3 devreyi kurunuz.



Şekil 4.3

8.  $V_S = 5V_{tepe}$  ve 1KHz Sinüs dalga giriş işaretine karşılık, çıkıştaki gerilimi ölçünüz.  $V_S = 10V$  ve  $V_S = 2V$  kare dalga için tekrarlayınız.

Tarih:



**Afyon Kocatepe Üniversitesi**

**Teknoloji Fakültesi**

**Mekatronik Mühendisliği**

**Elektronik II**

**Deney 4 Raporu**

**DENEYİ YAPAN:**

**Numara Adı-Soyadı E-mail İmza**

1. Tablo 1 ve Tablo 2'yi rapora yazınız.
2. Deney adımı 3'te elde edilen değerlere yer veriniz.
3. Deney adımı 4'de osiloskop görüntülerine yer veriniz.
4. Deney adımı 8'de elde edilen verilere yer veriniz.
5. Eviren tip Op-Amp deney şemasında verilen devrede çıkış gerilimi  $V_{out} = K \cdot V_{in}$  şeklinde ifade edilir. Burada K kazanç değerini belirleyen nedir araştırınız. Bulduğunuz kazanç göre çıkış geriliminin değerini hesaplayınız ve yaptığınız ölçümlerle karşılaştırınız.

2023-2024 Eğitim Öğretim Yılı

Bahar Dönemi

Elektronik II

Tarih:

## Deney 5: Integral ve Türev Alıcı Devre / Opamplar

Deneyin Amacı:

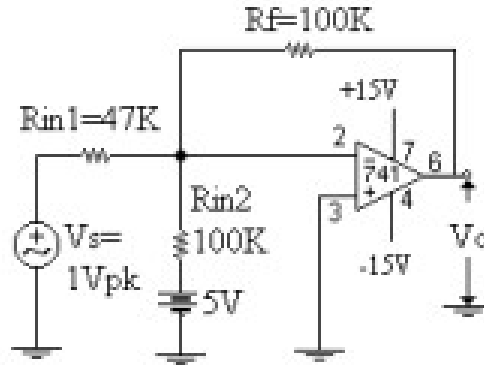
Deneyde Kullanılacak Malzemeler:

- **Multimetre**
- **Breadboard**
- **Çeşitli Dirençler**
- **Bağlantı Kabloları**
- **Osiloskop**
- **Frekans Jeneratörü**
- 741 Opamp
- 470K, 100K(2 adet), 47K, 10 K, 4.7K, 1K Direnç
- 0.22  $\mu$ F, 0.001  $\mu$ F(25V) kapasitör

**Ön Çalışma:** Ön bilgiyi okuyunuz.

### Ön Bilgi:

İşlemsel kuvvetlendiricilerin/OPAMP'ların asıl amaçları analog bilgisayarlarda matematiksel işlemlerin yapılmasıdır. Toplama, çıkarma, çarpma, integral, türev... Şekil 5.1'de bir AC ve bir DC gerilimi sinyalinin toplama işlemini yapan devre verilmiştir.



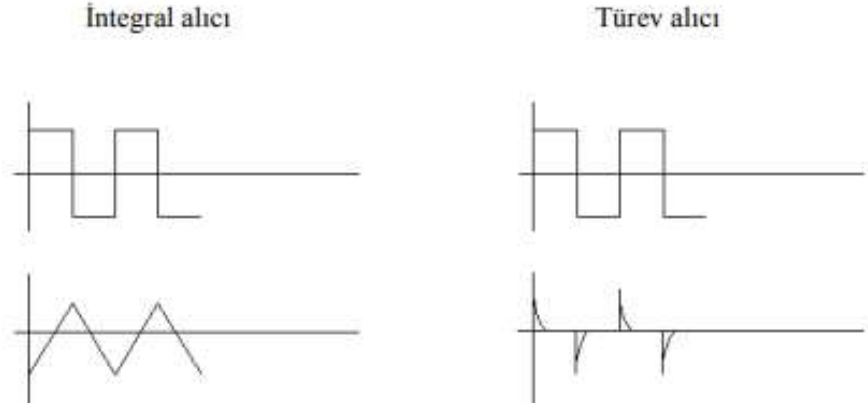
Şekil 5.1. Opampli Alıcı Devresi

Çıkış gerilimi şu şekilde hesaplanır;

$$V_o = - \left( V_{in1} \frac{R_f}{R_{in1}} + V_{in2} \frac{R_f}{R_{in2}} + \dots \right)$$

Şekil 5.2'de gösterildiği gibi, integral alıcının çıkışı, giriş dalga şeklinin altındaki alan ile doğru orantılıdır. İntegral almak için, kuvvetlendiricinin geri beslemesine kondansatör bağlanır. Bununla beraber, integral alıcı girişinde DC gerilim, çıkış geriliminin extremum noktalara ulaşmasına sebep olur. Bunu önlemek için geri besleme kondansatörüne paralel olarak geri besleme direnci ( $R_f$ ) eklenir. Herhangi bir DC giriş gerilimi, DC kazanç ( $\frac{R_f}{R_1}$ ) tarafından yükseltilir.

Tarih:



Şekil 5.2. Kare dalga verildiğinde çıkışta elde edilecek sinyaller

Sinüs dalga girişli bir OPAMP integral alıcının çıkış gerilimini bulmak için;

$$V_O = \frac{-1}{R_{in}C_F} \int V_{in} dt = \frac{-1}{R_{in}C_F} \int A \sin(\omega t) dt = \frac{-1}{(\omega R_{in}C_F)} A \cos \omega t$$

eşitliği kullanılır. İntegral alma

işlemi, sadece geri besleme direnci tarafından oluşan kesim frekansının üzerindeki frekans değerlerinde gerçekleşir.

$$f_B = \frac{1}{2\pi R_F C_F}$$

Şekil 5.2'de gösterildiği gibi, türev alıcının çıkışı, giriş dalga şeklinin herhangi bir andaki değişim oranı ile doğru orantılıdır. Türev almak için, kondansatör girişe seri olarak bağlanır. Giriş gerilimi sinüs dalgası olan türev alıcı OPAMP devresinin çıkış gerilimi;

$$V_O = -R_F C_{in} \frac{dV_{in}}{dt} = -R_F C_{in} \frac{dA \sin(\omega t)}{dt} = -(\omega R_F C_{in}) A \cos \omega t$$

ile hesaplanır.

Çıkış gerilimi, giriş frekansı ile orantılı olduğu için, yüksek frekanslı işaretler OPAMP'ı doyuma ya da kesime götürebilir. Bu durumu önlemek için giriş kondansatörüne seri olarak bir direnç bağlanır. Bu direnç daha fazla türev almanın gerçekleşmeyeceği bir yüksek frekans limiti oluşturmaktadır.

$$f_B = \frac{1}{2\pi R_{in} C_{in}}$$

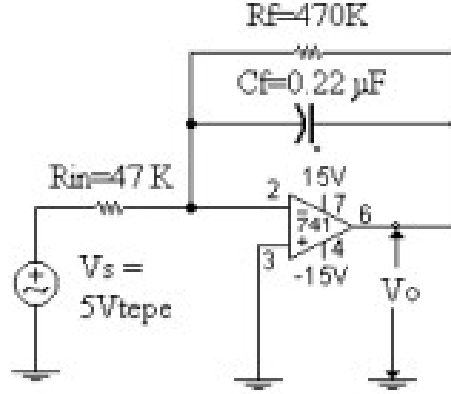
Yüksek frekanslarda osilasyonu önlemek için, bir geri besleme kondansatörü geri besleme direncine paralel olarak bağlanır. Bu, integral alıcıdaki gibi bir başka bir kırılma (kesim veya büküm) frekansını meydana getirir.

Tarih:



## Deney Adımları

1. Şekil 5.1'de verilen devreyi kurunuz. OPAMP'ın toplayıcı olarak çalışması incelenecektir.
2. Giriş gerilimi  $V_S$  1 KHz'de  $1V_{tepe}$  sinüs dalga üretmeye ayarlı iken, çıkış gerilimi  $V_O$  'yu ölçüp, çıkış dalga şeklini çiziniz.
3. 5 V DC güç kaynağı ile  $1V_{tepe}$  değerine ayarlanmış işaret üreticisini yer değiştirip, 2. Adımı tekrar uygulayınız.
4. OPAMP'ın integral alıcı olarak çalışmasını incelemek için şekil 5.3 'deki devreyi kurunuz.



Şekil 5.3

5. Giriş gerilimi  $V_S$  20 Hz'de  $5V_{tepe}$  sinüs dalga üretmeye ayarlayınız. Osiloskobu AC giriş kupaaj konumuna alarak, çıkış gerilimi  $V_O$  tepe değerini ölçüp tablo 1'i doldurunuz.

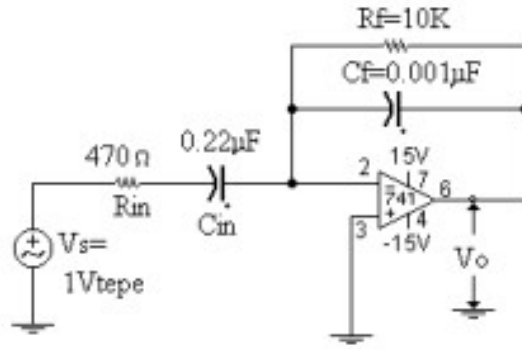
TABLO 1

Frekans	V <sub>o</sub> (Volt)	Faz Farkı
20 Hz		
50 Hz		
100 Hz		
500 Hz		
1 KHz		

6. Giriş gerilimi  $V_S$  100 Hz'de  $\pm 5V_{tepe}$  kare dalga üretmeye ayarlayınız. Osiloskop kullanarak giriş ve çıkış gerilimlerini aynı anda görüntüleyip çiziniz.
7. OPAMP 'ın türev alıcı devre olarak çalışmasını incelemek için şekil 5.4 'de bulunan devreyi kurunuz.



Tarih:



Şekil 5.4

8. Giriş gerilimi  $V_S$  500 Hz'de  $1 V_{tepe}$  sinüs dalga üretmeye ayarlayınız. Osiloskobu AC giriş kuplaj konumuna alarak, çıkış gerilimi  $V_O$  tepe değerini ölçüp tablo 2'yi doldurunuz.

TABLO 2

Frekans	$V_o$ (Volt)	Faz Farkı
500 Hz		
200 Hz		
100 Hz		

9. Giriş gerilimi  $V_S$  200 Hz'de  $\pm 5 V_{tepe}$  kare dalga üretmeye ayarlayınız. Osiloskop kullanarak giriş ve çıkış gerilimlerini aynı anda görüntüleyip çiziniz.

Tarih:



**Afyon Kocatepe Üniversitesi**  
**Teknoloji Fakültesi**  
**Mekatronik Mühendisliği**  
**Elektronik II**  
**Deney 5 Raporu**

**DENEYİ YAPAN:**

<b>Numara</b>	<b>Adı-Soyadı</b>	<b>E-mail</b>	<b>İmza</b>
---------------	-------------------	---------------	-------------

1. Tablo 1 ve Tablo 2 ' ye yer veriniz.
2. Deney adımlarında elde ettiğiniz tüm çıkış sinyallerinin soioskop görüntüsüne yer veriniz. /Deneydeki tüm ölçümlerinize yer veriniz.
3. Deneyde elde ettiğiniz çıkarımlardan bahsediniz.

2023-2024 Eğitim Öğretim Yılı  
Bahar Dönemi  
Elektronik II

Tarih:



## Rapor ve Ön Çalışma Yazım Kılavuzu

Yapılan deneyler hakkında öğrenci tarafından hazırlanacak olan raporlar şu ana amaca yönelik olacaktır. Rapor, bir mühendisin yaptığı deneyde elde ettiği sonuçların belli bir disiplin ve düzen içinde diğer meslektaşlarına aktarmasını sağlayacak, tamamen anlaşılır ve belli kurallara bağlı olarak yazılmış bir metindir. Bu nedenle deney raporlarının öğrencilere yaptırılmasındaki amaç da bu bakış açısında ele alınmalıdır.

1. Bir deney raporu aşağıdaki ana bölümleri kapsar:

a. Deneyin amacı: Deneyin yapılması ve sonuçları sunulmasındaki ana amaç ve varsa bu amacı tamamlayıcı veya buna ek unsurlar raporun başında kısaca açıklanacaktır.

b. Deney düzeni ve kullanılan aletler: Ölçü düzeni blok şema halinde verilecek ve gerekli ise ölçme sırasında tutulacak yol kısaca açıklanacaktır. Bu işlemten sonra deney düzeninde mevcut ve deneyde kullanılan aletlerin gerekli özellikleri ile birlikte listesi verilecektir.

c. Ölçme sonuçları: İlgili ölçü düzenine ait çeşitli ölçme amaçları için elde edilen sonuçlar düzenli tablolar halinde ölçü Kartları ile birlikte verilecektir.

d. Raporla istenenler: Ölçü ve sonuçları ile ilgili hesaplar eğrilerin çizilerek sunulduğu, sonuçları değerlendirilmesi, ölçü sonuçlarından hesapların sunulduğu bu bölümde yapılacaktır.

e. Sonuç bölümü: Öğrencinin deney hakkındaki genel izlenimi deneyin aksayan hakkındaki fikirleri ve elde edilen sonuçların yorumu bu bölümde yapılacaktır.

2. Raporlar yukarıda açıklandığı gibi 5 ana bölüm altında düzenlenecektir. Raporlar beyaz A4 kağıtların tek yüzüne, mümkünse bilgisayar ile ya da okunaklı bir el yazısı ile yazılarak hazırlanacaktır.

3. Raporlardaki eğriler milimetrik kağıda, eksenler ve bu eksenlerdeki taksimatlarına ölçekleri açıkça belli olacak şekilde el ile çizilecek, bir eksen takımı üzerine birden fazla eğri çizildiğinde farklı çizgi şekilleri kullanılacaktır.

4. Raporun değerlendirilmesinde rapor düzeni de dikkate alınacaktır.

5. Deneyi yaptıran araştırma görevlisi deney föyündeki sorular ile kendi hazırladığı sorulardan bir kısmını veya tamamını raporu hazırlayacak öğrenciden bilgi düzeyini arttırmak için, yazılı olarak cevaplamasını isteyebilir.

6. Grup elemanları her deneyden sonra bireysel bir rapor hazırlayacaklardır.

7. Raporlar, deneyi yapan öğrencinin isminin, imzasının, tarih ve e-mail adresinin yer aldığı tek tip kapak sayfası ile başlayacaktır. Bunların dışında farklı yapılarda kapaklar kullanmayınız.

8. Raporlar deneyin yapıldığı tarihten sonraki pazartesi günü teslim edilmelidir. Teslim zamanından geç getirilen raporlar kabul edilmeyecektir. Teslim edilmeyen raporların notu sıfır olarak belirlenecektir.

9. Ön çalışma raporları deneyin yapılacağı gün teslim edilecektir. Teslim edilmeyen ön çalışmaların notu sıfırdır.

Deney raporları deneylerden sonra verilen formatta olmalıdır. Ek sayfa kullanabilirsiniz. Ön çalışma formatı verilmelidir. Ön çalışmalar en fazla 2 sayfa olmalıdır. (Renkli çıktı olmasına gerek yoktur.)

Tarih:



## LABORATUVAR VE DENEYLER İLE İLGİLİ GENEL BİLGİLER VE UYARILAR

- 1- Deneyleerde kullanılacak olan malzemeler deneyleerde belirtilmiştir ve önceden duyurusu yapılacaktır.
- 2- Hangi öğrencinin hangi grupta, nerede, hangi deneyle ne zaman yapacağı öğrenciye önceden duyurulur.
- 3- Deneyleden önce ön çalışmalar yapılmalı, ön bilgiler okunmalı, gerekli malzemeler hazırlanmalıdır. Öğrencinin deneylede uygulanacak konuda eksiği varsa gelmeden önce eksiiklerini kendisi çalışarak tamamlamalıdır.
- 4- Deneyle föyünün tamamı deneyleden önce mutlaka anlayarak okunmalı, gerekirse ders notlarından yararlanılmalıdır.
- 5- **Ön çalışmasını tamamlamayan, eksiik malzemesi bulunan veya deneyle föyü olmayan öğrenci deneyleye GİREMEZ.**
- 6- Multimetre ve deneyle föyü her öğrencinin kendisine ait olmalıdır. Bir grup bir föy ve/ veya bir multimetreyle deneyleye giremez.
- 7- Ön çalışma ve deneyle raporları BİREYSEL teslim edilecektir.
- 8- Deneyle esnasında gruplar arası bilgi ve malzeme alışverişi yasaktır.
- 9- Deneyle sırasında grup elemanlarının kendi arasında ALÇAK SESLE konuşmaları ve dersin asistanı bilgi verirken KONUŞULMAMASI verimli laboratuvar çalışması gerçekleştirebilmek adına zorunludur.
- 10- Deneylede yapılacaklardan herhangi biri bittiğinde görevli asistana gösterilmelidir. Aksi takdirde geçerli not alınamaz.
- 11- Deneyle ilgili, deneyle esnasında sorulan sorular değerlendirme puanıdır.
- 12- Deneyle sırasında verilecek değerlendirme notlarının ortalaması başarı notunun %25 olacaktır.
- 13- Eğitim öğretim yönetmeliği gereğince öğrenci deneylelere %80 oranında devam etmek zorundadır. Her deneylede yoklama alınacaktır.
- 14- Öğrencinin gelmediği deneylelerden alacağı not sıfırdır.
- 15- Öğrencinin yalnızca bir deneyleyi telafi hakkı vardır.

## DENEYLERDE DİKKAT EDİLMESİ GEREKEN KONULAR

- 1- Deneylelerde breadboardların alt ve üst yatay bağlantılarının besleme ve toprak olarak kullanılması, devre kontrolünde kolaylık sağlar.
- 2- Bağlantı tellerinin uçlarını fazla sıyırmayınız. Yan yana gelen tellerin kısa devre yapma riski vardır.
- 3- Bağlantı tellerini yuvalarına fazla bastırmanız kırılması ve kırılmasını neden olabilir. Sıkı geçmesi yeterlidir.
- 4- Bağlantı tellerini keskin bükme içten kırılmalara sebep olabilir.
- 5- Bağlantı tellerinin ucu bükük değil, dümdüz olmalıdır. Yuvalara sokarken ve çıkartırken kolaylık sağlar ve deneyle setinin ömrünü uzatır.

Yukarıdaki uyarılara dikkat etmemek kalıcı ve geçici arızalar oluşturabilir. Laboratuvarında tarafınızdan gerçekleşen arızadan siz sorumlusunuz. Bu konulara dikkat edilmelidir. Bunlara dikkat edildiği halde sonuçlar beklendiği gibi değil veya hata varsa, kontrolü şu sırada gerçekleştirebilirsiniz.

- Yanlış bağlantı
- Kopuk tel
- Elemanların yanlış değerde seçilmesi
- Elemanların bozuk olması
- Cihazların bozuk olması
- Ölçü aletinin bozuk olması

2023-2024 Eğitim Öğretim Yılı  
Bahar Dönemi  
Elektronik II